

エピタキシャル Ge ナノドット含有 Si 薄膜における熱伝導率の低減 Ultralow thermal conductivity in Si-based epitaxial Ge nanodots nanoarchitecture

○渡辺 健太郎^{1,2}、山阪 司祐人¹、澤野 憲太郎³、中村 芳明^{1,2}

(1. 阪大院基礎工, 2. CREST-JST, 3. 東京都市大)

○Kentaro Watanabe^{1,2}, Shuto Yamasaka¹, Kentarou Sawano³, and Yoshiaki Nakamura^{1,2}

(1. Osaka Univ., 2. CREST-JST, 3. Tokyo City Univ.)

E-mail: watanabe@ee.es.osaka-u.ac.jp

【目的】熱電材料の熱電変換効率は無次元性能指数 $ZT=S^2\sigma T/\kappa$ で表されるが（ゼーベック係数 S 、電気伝導率 σ 、熱伝導率 κ 、絶対温度 T ）、近年、 ZT 向上の手法としてナノスケールのフォノン散乱体の導入による κ 低減が注目されている。我々はこれまで新規 Si 系熱電材料として、[1]フォノン散乱体と電気伝導層の空間分離を狙って、エピタキシャル Ge ナノドット(ND)/Si の積層構造を提案した[2]。本研究では、①エピタキシャルナノドットの導入により、バルク Si と類似した σ 値を保ったまま κ 値を大幅に低減可能であること[3]、②ドーピングにより、 σ 値の向上と更なる κ 低減が可能であること[4]、を示す。

【実験】Si(001)基板を超高真空内（ $\sim 10^{-8}$ Pa）に導入し、熱酸化（酸素分圧 2×10^{-4} Pa、 500°C ）により Si 表面上に 1 原子層（ML）の厚みを持つ極薄 Si 酸化膜を形成した。その後 Ge を蒸着して（7-20 ML、 500°C ）、エピタキシャル Ge NDs を形成し[5]、その上に Si を蒸着して（40-376 ML、 400°C ）Si 層をエピタキシャル成長した。上記の極薄 Si 酸化膜、Ge NDs、Si 層の形成過程を 1 サイクルとして繰り返し、Si 層/Ge NDs の 8 サイクル積層構造を作製した。試料へのドーピングはイオン注入法を用いた。 σ と熱伝導率は、それぞれ Hall 効果測定と 2ω 法より評価した。また積層構造の断面観察を透過型電子顕微鏡および走査型透過電子顕微鏡により行った。

【結果】P ドーピングを施した n 型 Ge NDs/SiO₂/Si 積層構造について σ および S を測定した結果、バルク Si と類似したキャリア密度依存性を確認した。これは Si 層中の Ge ND が電気特性に影響しないことを意味する。図はバルク Si および P ドープ前後の Ge ND 積層構造の κ の比較であり、ナノ構造化による大幅な κ 低減効果およびドーピングに依る更なる κ 低減を確認した。この結果は、Ge ナノドットおよび P イオンが共にフォノン散乱体として働くことを意味し、これらのサイズの違いから、散乱フォノンの波長帯が異なっていると考えられる。本講演では、この大幅な熱伝導率低減効果を、積層構造におけるフォノン輸送・散乱を考えて詳細に説明する。

【謝辞】本研究の一部は、科研費基盤 A（16H02078）、科研費挑戦的萌芽研究(15K13276)、JST-CREST の支援により行われた。

[1] Y. Nakamura, *et al.*, *Nano Energy* **12**, 845 (2015).

[2] S. Yamasaka, *et al.*, *J. Electron. Mater.* **44**, 2015 (2015).

[3] S. Yamasaka, *et al.*, *Sci. Rep.* **5**, 14490 (2015).

[4] S. Yamasaka, *et al.*, *Sci. Rep.* **6**, 22838 (2016).

[5] Y. Nakamura, *et al.*, *Appl. Phys. Lett.* **87**, 133119 (2005).

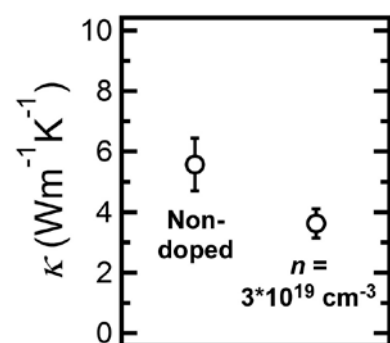


図: ドーピング前後の κ 値。