# GaN-LED を用いた高密度光電子集積回路基盤技術の開発

## Development of large-scale optoelectronic integration circuits using GaN-based LED

豊技大　工[1], EIIRIS[2], ○土山 和晃[1], 宇都宮 脩[1], 中川 翔太[1], 山根 啓補[1], 関口 寛人[1], 岡田 浩[2,1], 若原 昭浩[1,2]

Toyohashi Univ. Tech., Dep. EEI.[1], Electronics-Inspired Interdisciplinary Research Institute (EIIRIS)[2],

°K. Tsuchiyama[1], S. Utsunomiya[1], S. Nakagawa[1], K.Yamane[1], H. Sekiguchi[1], H. Okada[2,1], A. Wakahara[1,2]

E-mail: Tsuchiyama-k@int.ee.tut.ac.jp, wakahara@ee.tut.ac.jp

近年、広い発光波長帯域や高い量子効率を特長とする GaN 系発光素子と LSI の異種デバイス融合が注目されており、マイクロディスプレイやラボオンチップ等の高付加価値アプリケーションに関連する新規デバイスの創出が期待されている。LSI と発光素子をシングルチップ内に一貫一括形成するモノリシック集積技術は、個別素子の実装と比較すると回路の大規模化・複雑化を可能とすることから集積技術として有望である。しかし、発光素子を LSI 内へ集積する技術に関しては未だ決定的な手法が無い。そこで我々は、Si/$SiO_2$/GaN-LED 構造によるモノリシック集積手法を提案している[1]。本研究では、標準的な CMOS プロセスラインを用いた Si-nMOSFET および GaN-μLED のモノリシック集積技術の開発を行った。

基板作製には表面活性化ウェハ接合を用いており、2 インチスケールの Si/$SiO_2$/GaN-LED 基板の作製に成功している。デバイスの詳細な作製条件等は参考文献[2]で既に報告した。本構造では、プロセスの最初にウェハ全面を $SiO_2$ 膜により保護する事で III-N 層と Si 層の相互汚染が回避される。デバイス作製に先立って、MOSFET 作製プロセスの最高工程温度に準ずる 900 ℃ の熱処理により、Si/$SiO_2$/GaN-LED 構造の各層の熱耐性を評価した。断面 TEM 観察の結果から、Si 層膜厚を 340 nm とすることによって 900 ℃ の熱工程による積層欠陥や転位等を含む構造劣化は抑制可能であることが実証された。これにより、InGaN 活性層の熱耐性を考慮した熱工程設計がデバイスを作製する上で重要であることが分かった。得られた各層の熱耐性を基に設計されたモノリシック集積プロセスを、本学の CMOS プロセスラインを用いて実施した。作製したデバイスの鳥瞰 SEM 像を Fig.1(a)に示す。30 × 30 $\mu m^2$ の GaN-μLED に接続された Si-nMOSFET のゲート幅Wおよびゲート長 L はそれぞれ 100 μm および 10 μm である。各デバイスの静特性に加えて、デバイスの動特性をパルス駆動測定により評価した。

Fig.1(b)に Si/$SiO_2$/GaN-LED 基板に集積された GaN-μLED の電流電圧および発光出力特性を示す。立ち上がり電圧は約 3V で、発光出力も注入電流に対して線形に増加する典型的な GaN-LED の特性が得られた。また Fig.1(c)に Si-nMOSFET の $I_D$-$V_{DS}$ 特性を示す。集積した nMOSFET の閾値電圧は約 0.8 V であり、図 1(c)の特性は Si 基板上に作製した同サイズの素子特性とほぼ一致することを確認した。Fig.2(a)に動特性の評価に使用したパルス駆動系を示す。GaN-μLED のパルス駆動は、図 1(a)のように μLED に直列に接続された Si-nMOSFET のゲートに対するパルス入力によって行い、光出力波形は光電子増倍管を用いて検出した。Fig.2(b)に 1 MHz のパルス駆動の結果を示す。1MHz においても良好な動特性が得られており、10 MHz においてもパルス波形を確認している。以上の結果から、標準的な CMOS プロセスラインを用いて LSI 内へ発光素子を一貫一括形成する事が可能であることが実証された。

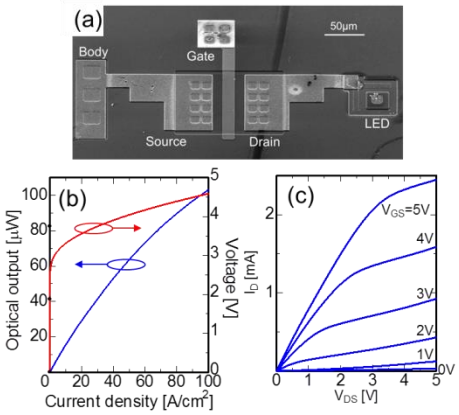


Fig. 1(a) The bird's-eye view SEM image of GaN-μLED and Si-nMOSFET integrated on Si/$SiO_2$/GaN-LED wafer. (b)the current-voltage and light output characteristics of GaN- μLED(30 × 30 $\mu m^2$). (c) $I_{DS}$-$V_{GS}$ characteristic of Si-nMOSFET (W/L=100 μm /10 μm).

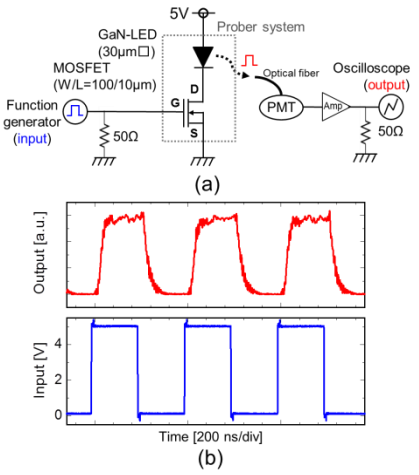


Fig. 2(a) Pulse driving system of GaN-μLED with integrated Si-nMOSFET. (b) Input signal of gate of Si-nMOSFET(blue) and optical output response emitted from GaN-μLED(red).

[1] K.Tsuchiyama et al., *J. Jpn. Appl. Phys* **55**, 05FL01 (2016). [2] 土山和晃 他, 第 63 回応用物理学会春季学術講演会, 20p-H121-18

【謝辞】本研究の一部は内藤科学技術振興財団の援助を受けて行った

© 2016年 応用物理学会