

# 大気圧プラズマによる IV 族半導体薄膜の結晶成長と欠陥制御

## Control of Crystal Growth and Defects in Group IV Semiconductor Thin Films by Atmospheric Pressure Thermal Plasma Jet

広大院先端研 ○東 清一郎

Graduate School of Advanced Sciences of Matter, Hiroshima Univ. ○Seiichiro Higashi

E-mail: sehiga@hiroshima-u.ac.jp

非晶質基板上的薄膜結晶成長制御はデバイス高性能化における最も重要な課題のひとつである。我々は大気圧マイクロ熱プラズマジェット ( $\mu$ -TPJ) 照射により形成した熔融シリコン領域を高速挿引することで  $60\ \mu\text{m}$  を越える長距離横方向結晶成長を報告してきた [1]。この結晶成長法をアモルファスシリコン細線に適用することによってフィルタリングによりランダム粒界を排除し、局所短結晶成長が可能となる [2]。局所単結晶の表面形状および粒内欠陥制御に $\mu$ -TPJ 照射条件が極めて重要であることが分かってきた。 $\mu$ -TPJ 走査速度 ( $v$ ) が比較的遅い場合 Fig. 1 (a)~(c)に示す様に結晶化後の細線チャンネルには顕著なラフネスが発生しているのに対し、熔融シリコンの過度な温度上昇を抑制した Fig. 1 (d)の高速走査条件ではスムーズな表面を得ることができる。Secco エッチングによって顕在化する粒内欠陥発生も、この条件下で抑制できることが明らかとなった。細線パターンが熔融した際に生じるラプラス圧によりチャンネル部の熔融シリコンがソース・ドレイン部に移動することに伴いラフネスと粒内欠陥が生じる。よって、温度上昇を抑制し粘度の低下を抑えることで熔融シリコンの移動を防ぐ $\mu$ -TPJ 照射条件が欠陥制御に有効であることが分かった。この知見に基づき $\mu$ -TPJ 結晶化細線チャンネルにより作製した薄膜トランジスタ (TFT) は Fig. 2 に示す様にバラつきを大幅に抑制しつつ、平均移動度 $\mu_n = 503\ \text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ,  $\mu_p = 335\ \text{cm}^2\text{V}^{-1}\text{s}^{-1}$ , 閾値電圧  $V_{\text{thn}} = 1.7\ \text{V}$ ,  $V_{\text{thp}} = -1.4\ \text{V}$  の高性能を示した。チャンネル部の単結晶化だけでなく、結晶粒内の欠陥制御がデバイス高性能化とバラつき抑制の両立に不可欠であることが明らかになった。

[1] S. Hayashi, Appl. Phys. Lett., 101 (2012) 172111-1. [2] S. Morisaki, J. Display Technol. 10 (2014) 950.

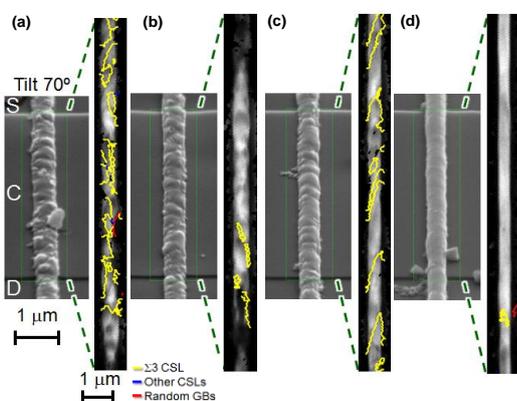


Fig. 1. SEM images and GB mapping of  $\mu$ -TPJ crystallized strip channel TFTs after gate metal and  $\text{SiO}_2$  removal. (a) to (d) correspond to scanning speed  $v$  of 1200, 1300, 1400, and 1500 mm/s, respectively.

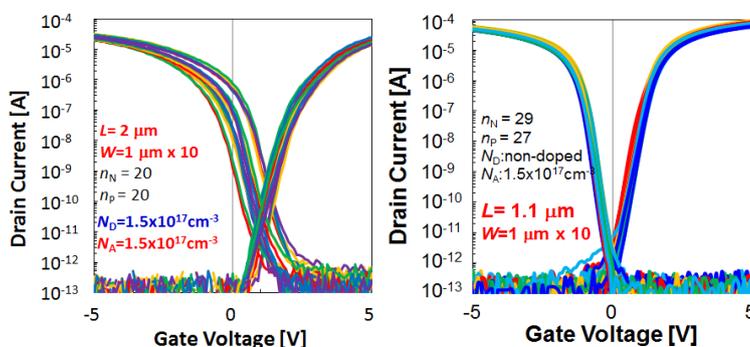


Fig. 2.  $I_d$ - $V_g$  characteristics of TFTs fabricated on  $\mu$ -TPJ crystallized strip channel with a width of  $1\ \mu\text{m}$ . Crystallization was performed under conditions of (b) in Fig. 1; left graph and (d) in Fig. 1; right graph, respectively.