

# 室温原子層堆積法による $\text{TiO}_2$ チャネル薄膜トランジスタの開発

## $\text{TiO}_2$ channel thin-film transistors by using RT-atomic layer deposition.

菊地 航, 鹿又 健作, 三浦 正範, 有馬 ボシルアハンマド, 久保田 繁, 廣瀬 文彦\*

山形大学大学院理工学研究科 〒992-8510 山形県米沢市城南 4-3-16

K. Kikuchi, K. Kanomata, M. miura, B. Ahmmad, S. Kubota, F. Hirose\*

Yamagata University 4-3-16 Jonan, Yonezawa, Yamagata, 992-8510, Japan

E-mail: \*fhirose@yz.yamagata-u.ac.jp

[あらまし] n型の半導体酸化物として酸化チタン( $\text{TiO}_2$ )が注目されている。我々は将来フレキシブル回路への応用を念頭に置き、室温原子層堆積法を用いて作製した  $\text{TiO}_2$  を用い薄膜トランジスタ(TFT)の開発を行った。今回は Si 基板上で TFT を試作しショートアニールを用いて結晶化させている。結果、良好な出力特性が得られた。また光応答性を確認し、光センサとしての可能性を見出した。

[実験方法] 熱酸化  $\text{SiO}_2$ -300nm 付き Si-n+基板に対し、原子層堆積法を用いて  $\text{TiO}_2$  チャネル層を 25nm で形成する。その後、 $600^\circ\text{C}$ の大気中で 30 分間のアニール処理を行う。電極として電子ビーム蒸着法を用いて Ti を厚さ 100nm で形成した。チャネル長は  $60\mu\text{m}$  とした。作製した TFT の断面図を Fig.1 に示す。

[実験結果] Fig.2 に作製した TFT の出力特性を示す。電界効果移動度は  $7.50 \times 10^{-3} \text{cm}^2/\text{Vs}$ 、閾値電圧は  $0.06 \text{V}$  であり、閾値電圧で特に良好な値を示した。Fig.3 に示すように光照射時に導電率上昇が見られ、センサ型 TFT としての可能性を見出した。

謝辞:本研究は JST-CREST の一環として開発されたものです。

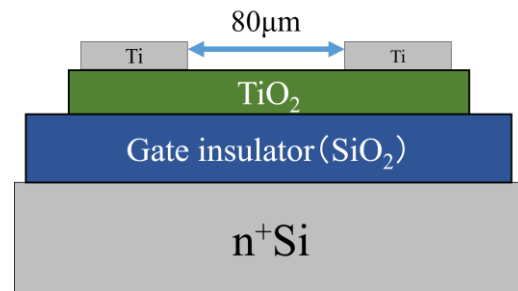


Fig.1  $\text{TiO}_2$  thin-film transistor.

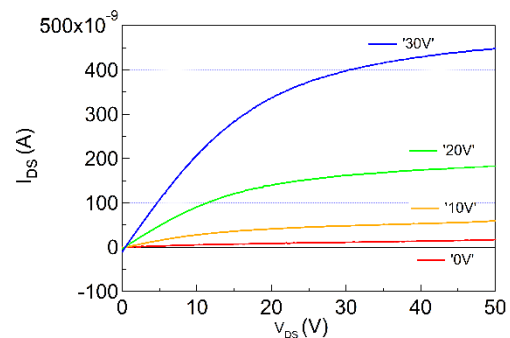


Fig.2  $I_D$ - $V_D$  characteristics of  $\text{TiO}_2$  channel TFT.

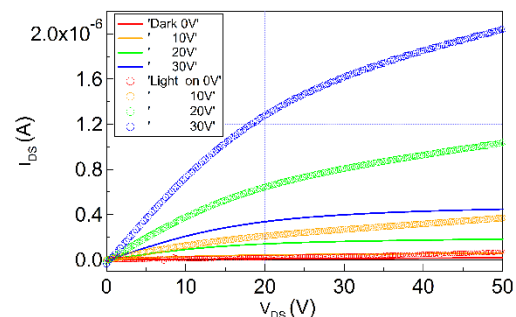


Fig.3 Conductivity enhancement by light irradiation on the present TFT.