

次世代パワー半導体ダイアタッチの複合オンゴーイング劣化解析

Ongoing Degradation Analysis for Power Semiconductor Die Attachment subjected to Thermal Cycle Test

○山下 真理¹, 鈴木 達広¹, 荒木 祥和¹, 森 哲也¹, 荻原 尚志², 田中 秀和², 薬丸 尚志³, 谷本 智¹

¹日産アーク, ²ケースレーインズツルメンツ, ³日立パワーソリューションズ

○Mari Yamashita¹, Tatsuhiro Suzuki¹, Sawa Araki¹, Tetsuya Mori¹, Takashi Ogihara², Hidekazu Tanaka², Hisashi Yakumaru³, Satoshi Tanimoto¹

¹NISSAN ARC, Ltd., ²Tektronix/Keithley Japan, ³Hitachi Power Solutions Co., Ltd.

E-mail: m-yamashita@nissan-arc.co.jp

1. 概要: 大きな温度サイクルに晒される SiC や GaN 等の次世代パワー半導体ではダイアタッチの劣化防止が大きな課題である。サイクルの進行とともにダイアタッチ内部には空隙が生じて、放熱抵抗や電気抵抗が徐々に高まり、最終局面では半導体は熱暴走や断線に陥る。本研究の目的はダイアタッチ材の、放熱性と空隙の関係、冷熱サイクル数と放熱性の関係、シェア強度と放熱性と空隙の関係、空隙と電圧 V_F の関係、等を究明すること、第二に、これを達成するための複合評価試験法を提案することである。

2. 実験および結果: Ni/Au めっき両面 AMBCu-SiN 基板(複数)の Cu 板上に、①共晶 Au-Ge はんだ、又は、②ナノ Ag ペーストを用いて計 4 個の SiC-SBD チップを接合した。ここで、耐熱ダイアタッチ①、②はそれぞれ真空リフロー法、無加圧 H_2 プラズマ焼結法で形成した。つづいて、独立にケルビン測定ができる配置に、太線 Al ワイヤ(直径 200 μm)を張った。最後に電流印加端子と電圧検出端子を取り付けて評価サンプルとした。一方、これとは別に、SiC ダミーチップを接合したダミーサンプルも同時に作製し、シェア強度やボイドの観察に用いた。こうして作製した 2 種のサンプル①、②を用いてオンゴーイング複合評価冷熱サイクル試験 ($-40^\circ C \sim 250^\circ C$)を行った。用いた複合評価法は次のとおりである: (1) 過渡熱特性 (Keithley 2651A), (2) 超音波探傷 (Hitachi Power Solutions FineSAT), (3) I-V 特性測定 (IWATSU CS-3200), (4) シェア強度測定 (Dage 4000Plus)。

Fig. 1 は 1 サンプル上の 4 個の SiC-SBD の一つ 'C3' に電流 10 A を 2 秒間通電したときの過渡温度上昇 ΔT_j と冷熱サイクル数の関係を示している。ナノ Ag ダイアタッチでは 500 cycles を境に ΔT_j が顕著に増大する傾向が認められた。Fig. 2 は SiC-SBD 上部から 140 MHz の超音波を照射し、ダイアタッチ層付近から戻ってくる反射波を映像化した SAT 像である。冷熱サイクル試験前と 1000 cycles 後のダイアタッチの変化を捉えている。白色化は空隙の発生を意味する。いま、過渡熱特性 (Fig. 1) と対応させるために C3 チップに着目すると、ナノ Ag ダイアタッチではチップ全面が白色化でしてことから、チップ全面になんらかの空隙が発生していることが示唆される。一方、Au-Ge でも空隙が発生しているが、チップの内縁部に局在していることが確認された。

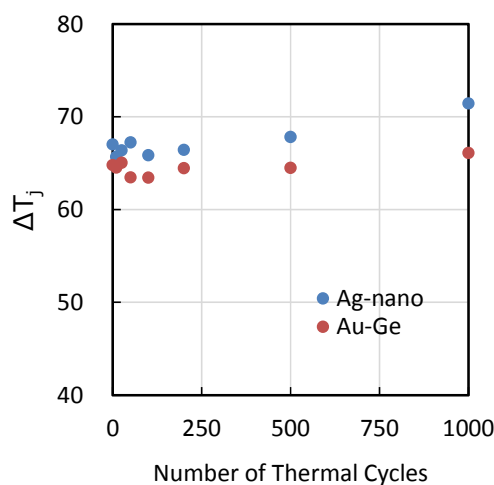


Fig. 1 ΔT as a function of thermal cycle

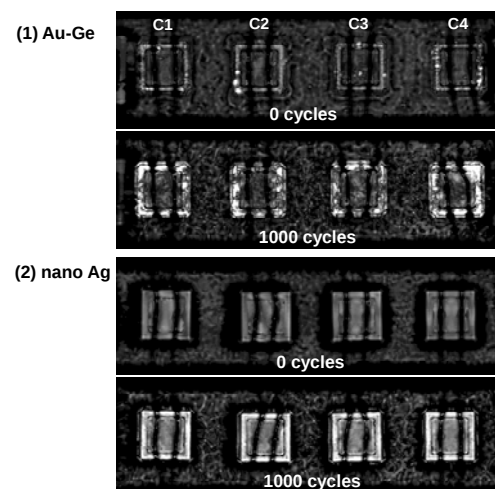


Fig. 2 SAT images of test samples