低温スパッタによる低抵抗 ITO 膜の開発

Development of Low Resistivity ITO Film Deposited at Low Temperature Sputtering

アルバック　°大野 幸亮，白井 雅紀，小林 大士，高橋 明久，石橋暁
ULVAC　°Yukiaki Oono, Masanori Shirai, Motoshi Kobayashi, Hirohisa Takahashi and Satoru Ishibashi
E-mail: yukiaki_oono@ulvac.com

【背景】

近年、スマートフォンなどに使用されているタッチセンサーでは静電容量方式が主流となっており、市場のニーズとして「軽量化」、「薄型化」と「高性能化」が求められている。中でも「軽量化」と「薄型化」のために、ディスプレイにタッチセンサー機能を搭載する On-Cell や In-Cell と呼ばれるデバイス構造が採用されている。しかし、これらのディスプレイにはカラーフィルタと TFT を貼り合せるために接着剤が使用されており、タッチセンサー形成時の成膜温度に制約がある。また、GFF や GF2 と呼ばれるタッチセンサーではガラスより耐熱性の低いフィルムが使用されている。前記静電容量方式のセンサー電極には主に ITO 系材料を用いた生産性の高い通過型スパッタ方式が採用されている。これらの背景から低温プロセスで低抵抗な ITO 膜を得ることがキーテクノロジーとなってくる。一方、従来の ITO 成膜では 200℃以上の高温プロセスが主流[1]であり、低温プロセスで良好な電気特性を得ることは非常に難しい。

著者らは成膜時の基板温度を室温以下にすることにより ITO 膜の電気特性を改善することに成功した。この現象に対する低抵抗化メカニズムの分析結果と考察を報告する。

【実験方法】

成膜時の基板温度を室温以下とするため、通過型スパッタ装置に非接触式の基板冷却機構を備えた。ITO の膜厚は 50nm、成膜前の到達圧力を 1.0×10^{-4}Pa 以下、成膜前温度を室温以下で成膜し 120℃以下の大気アニール処理後の電気特性、表面状態、結晶性とキャリア密度を分析した。

【結果】

図1にITO膜の各成膜前温度に対する比抵抗のアニール温度依存性を示す。成膜前温度を下げるに伴い、100℃以下のアニール温度領域で抵抗値が改善している。

このことは成膜時の結晶状態がアニール後の膜質に影響を与えることを示唆し、成膜前に冷却することで結晶化温度を下げることができると考えられる。結晶化を抑制する不純物などを用いずに良質な非晶質膜を成膜することにより、低温で結晶化する ITO 膜が得られると考察する。

このプロセスはタッチセンサーのような温度制約のあるアプリケーションに対して有効な成膜技術である。

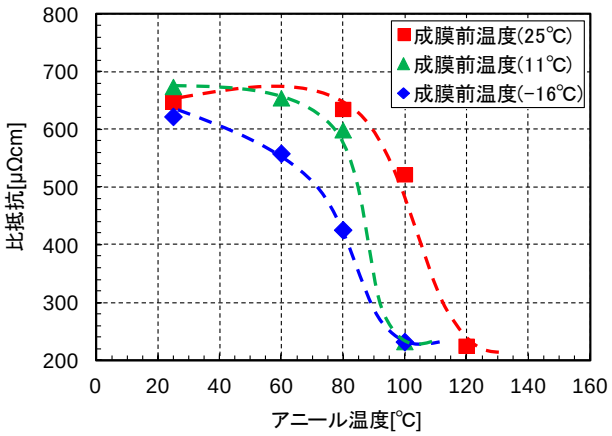

図1. アニール温度に対する比抵抗依存性

[1] S. Ishibashi et al, J. Vac. Sci. Technol. A., 8, (3) (1990).

© 2016年 応用物理学会