

## グラフェンナノリボンのキャリア伝導における多層化の効果

### Multi-stacking effects on the carrier transport of graphene nanoribbons

阪大院工<sup>1</sup>, 九工大院<sup>2</sup> ○根岸 良太<sup>1</sup>, 山元 克真<sup>1</sup>, (M2)劉 柏麟<sup>2</sup>, 田中 啓文<sup>2</sup>, 小林 慶裕<sup>1</sup>

Department of Applied Physics, Osaka Univ.<sup>1</sup>, Kyushu Institute of Technology<sup>2</sup> ○Ryota Negishi<sup>1</sup>,

Katsuma Yamamoto<sup>1</sup>, Polin Liu<sup>2</sup>, Hirofumi Tanaka<sup>2</sup> and Yoshihiro Kobayashi<sup>1</sup>

E-mail: negishi@ap.eng.osaka-u.ac.jp

**【はじめに】** グラフェンシートを幅十数 nm 以下に細線化したグラフェンナノリボン(GNR)は、電子の閉じ込め効果とエッジ効果の重畳によりバンドギャップが形成されるため、電子デバイスへの応用が期待されている。特に、乱層構造を有する多層 GNR は、グラフェン層間の相互作用が弱いため、多層でありながら金属的にはならず擬似的に単層の電子特性が維持され、高いキャリア移動度と電流のオン・オフ比の両立が可能であることが理論的に指摘されている[1]。これまで我々は、アンジップ法[2]により2層カーボンナノチューブから合成した 2 層 GNR を成長の核としたグラフェン層成長により、乱層構造を有する多層 GNR の形成が可能であることやそのキャリア伝導機構について報告してきた[3]。本研究では、トランジスタ性能の基本的な指標となる移動度とオン・オフ電流比に着目し、層数の異なる多層 GNR のキャリア伝導特性を比較することで、これら基本パラメーターに対する多層化の効果を検討したので報告する。

**【実験】** グラフェンの層成長は、エタノールを炭素源とした多温度ゾーン化学気相成長法により行った[4]。2 層・多層 GNR をチャンネルとした電界効果型トランジスタ(GNR-FET)構造からキャリア伝導評価を行った。伝導特性を評価したチャンネル部分の GNR に対して原子間力顕微鏡(AFM)による構造解析を行った。

**【結果と考察】** 測定温度 10K における成長前の GNR(■:pristine GNR/幅~15nm)および成長後の多層 GNR(▲:6 層/幅~18nm、●:8 層/幅~24nm)FET から観察されたゲート特性を Fig.1 に示す。注目すべきは、成長層数の増加に伴いコンダクタンスの最大値( $G_{max}$ )が増加している点である。また、多層 GNR においても、 $G \sim 0$  (計測限界値:  $10^{-11}S$ )の領域が観察されており、ゲート電圧により  $G$  が大きく変調( $G_{max}/G_{min} \sim 10^5$ )していることが分かる。通常、オーダースタックした多層グラフェンの電子構造は半金属的であるため、FET の電流値はゲート電圧に対して効果的に変調しない。しかしながら、この高い  $G_{max}/G_{min}$  が観察された結果は、GNR 上に成長したグラフェン層が多層でありながら擬似的に単層の電子構造を有していることを示唆している。実際我々は、ラマン分光法による構造解析からグラフェン成長層において乱層構造の形成を確認している。測定温度 10K と 300K で観察した GNR-FET 特性を Fig.2 に示す。キャリア移動度は層数の増加に伴い向上している。単層グラフェンは多層構造と比較すると、極めて薄い原子層であるためデバイス基板上的リモートクーロン散乱による影響を大きく受け、移動度が制限されることが知られている[5]。今回の多層 GNR においても同様に、多層化に伴い基板からのリモートクーロン散乱の影響が減少し、移動度が向上したものと考えられる。一方、300K で観察した  $G_{max}/G_{min}$  は低下している。AFM による構造解析の結果、成長後ではエッジでも沿面成長が進行しており、幅の増加による電子の閉じ込め効果が弱まったものと考えられる。横方向の成長を制御しつつ、グラフェン層成長による乱層構造の多層化は、GNR デバイス特性向上の重要なアプローチであると結論付ける。

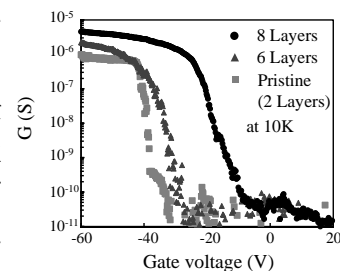


Fig. 1 Source-drain current versus gate voltage at  $V_{sd}=0.5$  V for pristine GNR (■) and multilayer GNR (▲: 6L, ●: 8L)-FETs.

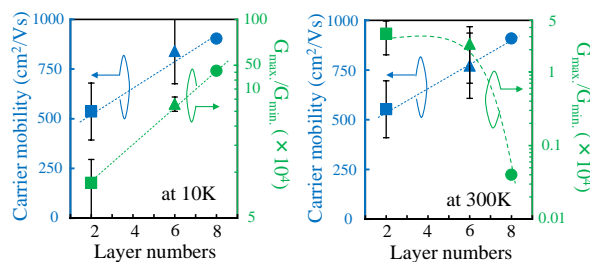


Fig. 2 Carrier mobility and  $G_{max}/G_{min}$  versus graphene layer numbers.

[1] Y. Ouyang et al., Nano Res., 3(2010) 8. [2] H. Tanaka et al., Sci. Rep. 5 (2015) 12341. [3] 山元 克真 他、第 76 回応物秋季講演会 15p-2T-10. [4] R. Negishi et al., Thin Solid Films, 519 (2011) 6447. [5] K. Nagashio et al., JJAP 49(2010)051304. [謝辞] 低温プローブ装置を利用させていただきました阪大産研松本和彦教授に深く感謝いたします。