

新しいマイクロレーザ走査相変換パターンニング法による 湾曲基板上への poly-Si TFT 作製

Novel microlaser-scan-phase-transition-patterning method
and its application to fabricating poly-Si TFTs on bending glass substrate

島根大学 総合理工学研究科 ○葉文昌

Shimane Univ., Wenchang Yeh

E-mail: yeh@riko.shimane-u.ac.jp

フォトマスクやレジストを使わない、新しい poly-Si TFT の作製方法を提案し、実現した。フレキシブルガラス基板上の Si 薄膜へ、選択的に $1\text{-}2\ \mu\text{m} \times 10\ \mu\text{m}$ のマイクロレーザ(図 1)を走査してアモルファス相 (a 相) から結晶相 (c 相) へ変換させ、両相の a-Si エッチング液 ($\text{CH}_3\text{COOH} + \text{HNO}_3 + \text{HF} + \text{I}_2$) に対するエッチング速度の違いを利用して、無マスク・無レジストで Si 膜のパターンニングを行った。作製したチャンネル幅 $1.5\ \mu\text{m}$ の poly-Si TFT の一例を図 2 に示した。使用した基板は厚さ $0.17\ \text{mm}$ のフレキシブルガラス基板で、図 3 に示すように外径 $500\ \text{mm}$ の回転ロールの側面に設置した状態でマイクロレーザ照射した。チャンネル領域とゲート領域を本方法によりパターンニングしている。ゲートは Sb/Si の二層積層膜である。また S/D 領域は、S/D 領域を被覆しているゲート SiO_2 膜をゲートと自己整合的にエッチングして S/D 領域の Si 膜を露出させた後、 $5\text{-}20\ \text{nm}$ 程度の Sb 膜を堆積してマイクロレーザで選択走査することでレーザドーピングを行った。余剰 Sb は HF 水溶液により除去した。最後にメタルマスクにより Al 電極を蒸着堆積した。ここで、チャンネル i-Si 膜、ゲート Si 膜、Sb 膜は DC スパッタ法、ゲート SiO_2 絶縁膜は反応性パルス DC スパッタ法により堆積した。最高プロセス温度は 400°C であった。

本方法により、低コストで尚且つ環境にやさしい方法で大面積基板へ TFT 等のデバイスをロールツーロールで形成する事が可能となる。

参考文献： Wenchang Yeh et. al., APEX 9 (2016) 025503.

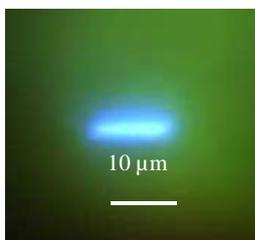


図1 ミクロレーザが照射された箇所の Si 膜光学顕微鏡写真

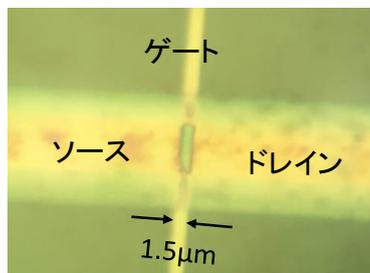


図2 本方法により作製した poly-Si TFT の光学顕微鏡写真

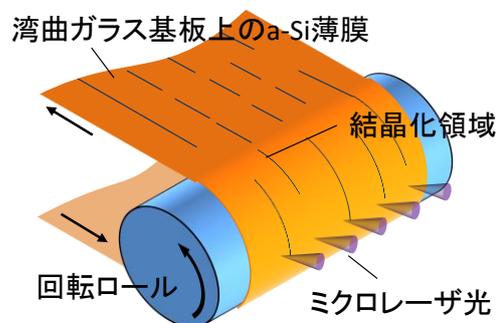


図3 回転ロールへ設置した湾曲ガラス基板上 Si 膜へのマイクロレーザ選択結晶化の模式図