

液体 Si 蒸着法を用いた結晶 Si 薄膜トランジスタの作製と特性評価

Fabrication and evaluation of liquid silicon vapor deposition-derived crystal silicon thin-film transistor

奈良先端大(NAIST)¹,九州大学(Kyushu univ.)² デルフト工科大学(TU Delft)³, 北陸先端大(JAIST)⁴

菱谷大輔^{1,○}, 石河泰明¹, 池上浩², Miki Trifunovic³, 石原良一³, 下田達也⁴, 浦岡行治¹

[○]Daisuke Hishitani¹, Yasuaki Ishikawa¹, Hiroshi Ikenoue², Miki Trifanovic³, Ryoichi Ishihara³,

Tatsuya Shimoda⁴, Yukiharu Uraoka¹

E-mail: h-daisuke@ms.naist.jp

【背景】近年, IoT に向けたセンシングデバイス応用として, フレキシブル化が可能な薄膜トランジスタ(TFT)の低温形成が注目を集めている. しかし, 演算素子や周辺駆動回路等を同時に搭載するためには, フレキシブル応用が可能な 400°C以下の低温技術のみを用いて, 低温ポリシリコン(LTPS)を筆頭とする CMOS 回路が可能な高移動度 TFT の作製が必要となる. 本研究では, 高品質な a-Si 膜を 350°Cの大気圧窒素雰囲気下で堆積可能な液体 Si 蒸着法(LVD: Liquid Vapor Deposition)^[1]および a-Si から単結晶成長を誘起させる μ -czochralski(μ -cz)法^[2]を用い, 作製温度 350°C以下で結晶シリコン TFT の作製を行い, 評価を行った.

【実験方法】図 1(左)に単結晶成長過程の断面図を示す. SiO₂で形成されたグレインフィルタ内に LVD を用いて 350°Cで a-Si の充填および堆積を行った. 形成された a-Si 薄膜は 10%~20%の水素を含んでいるため, CW グリーンレーザー照射(波長 532 nm)を用いて脱水素化を行い, その後 XeF エキシマレーザー(波長 351 nm, 1shot)照射を行うことで単結晶成長を誘起した. 以降, 既存の LTPS に用いられるセルフアラインプロセスを用い, 350°C以下の作製法として TEOS-CVD による SiO₂ ゲート絶縁膜の堆積, KrF エキシマレーザー(波長 248 nm)での不純物活性化, 350°Cでのフォーミングガスアニールを行うことで, n 型結晶 Si TFT の作製を行った.

【結果】図 1(右)に μ -cz 法によって結晶化を行った Si 薄膜の SEM 像を示す. 2 μ m 間隔に並んだグレインフィルタを用いることで, 結晶位置, サイズ, 粒界の制御を有した 2 μ m の四角いシリコンの結晶粒の形成に成功した. この結晶薄膜を n 型 TFT に応用した結果を図 3 に示す. 作製したトランジスタは on/off 比 10⁸ 程度の良好なスイッチング特性, 電子移動度 325 cm²/Vs を示し, プロセス温度 350°Cでの高移動度 TFT の作製を実現した. また, TFT の作製位置や大きさによりチャネル領域内に位置制御された結晶粒界を挟むため, 本手法により形成された結晶粒界が TFT 特性に与える影響について議論する.

[1]Zhongrong Shen, *et al.*, Chem. Commun., **51**, 4417(2015).

[2]Ryoichi Ishihara, *et al.*, IEICE TRANS. ELECTRON., **E97-C**(4), 227-237 (2014).

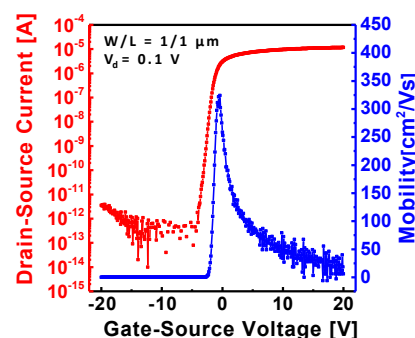
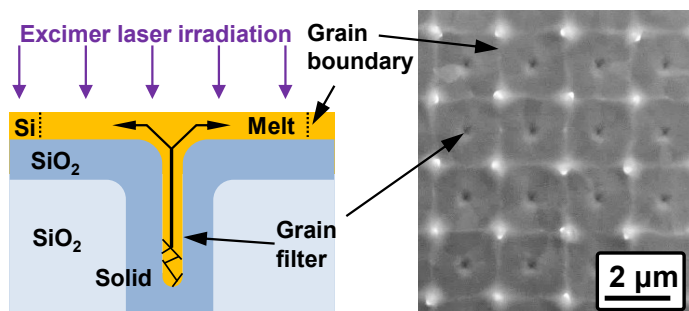


図 1. μ -cz 法による結晶成長過程と形成された結晶 Si 薄膜 図 2. 作製した Si-TFT の伝達特性