

ZrO₂ 絶縁膜/In-Si-O チャネル界面が酸化物 TFT のトランジスタ特性へ及ぼす影響

Influence of ZrO₂ insulator/In-Si-O channel interface on transistor characteristic for oxide TFT

明治大学¹, 物材機構 WPI-MANA²

○栗島 一徳^{1, 2}, 生田目 俊秀², 木津 たきお², 塚越 一仁², 女屋 崇^{1, 2}, 大井 暁彦², 知京 豊裕², 小椋 厚志¹

Meiji Univ.¹, NIMS WPI-MANA²

○K. Kurishima^{1, 2}, T. Nabatame², T. Kizu², K. Tsukagoshi², T. Onaya^{1, 2}, A. Ohi², T. Chikyow², and A. Ogura¹

E-mail: kuri1109@meiji.ac.jp

【はじめに】酸化物薄膜トランジスタ(TFT)の低電圧動作へ向けて、我々は、In-Si-O チャネルを用いた TFT の SS が 0.13 V/dec と小さく、有望なチャネル材料であることを報告した[1]。また、種々の High-*k* 材料がゲート絶縁膜として研究されているが[2, 3]、その中でも DRAM のキャパシタ絶縁膜の候補材料である *k* = 25 の高誘電率を有する ZrO₂ が有望視されている。そこで、ZrO₂ ゲート絶縁膜と In-Si-O チャネルを組み合わせた TFT は低電圧動作が期待できる。しかし、ZrO₂/In-Si-O 界面がトランジスタ特性へ及ぼす影響について、系統的に調べられた報告例は非常に少ない。

本研究では、ZrO₂ ゲート絶縁膜に用いた In-Si-O TFT のトランジスタ特性を作製して、ZrO₂ 膜及び ZrO₂/In-Si-O 界面の固定電荷が SS, *V*_{th} 及び μ_{sat} 特性に及ぼす影響について議論した結果を報告する。

【実験条件】p⁺⁺ Si/SiO₂ (30 nm)膜上に、300 °C、(C₅H₅)Zr[N(CH₃)₂]₃ 原料及び H₂O の原子層堆積(Atomic Layer Deposition : ALD)法で、膜厚 0.1 ~ 5.0 nm の範囲で ZrO₂ 膜を成膜した。その後、600 °C、O₂ 中熱処理した。次に DC スパッタリング法で In-Si-O (10 wt. % SiO₂) 膜を 10 nm 成膜して、250 °C、大気中熱処理した後に、Au/Ti の S/D 電極を形成した。最後に 150 °C、大気中熱処理及び O₃ 処理して、バックゲート型の ZrO₂/In-Si-O TFT を作製した。また、比較として、バックゲート型の Al₂O₃/In-Si-O TFT を作製した。

【結果】Fig. 1 に High-*k* 膜厚に対する In-Si-O 及び GIZO TFT の SS 及び界面固定電荷(*N*_s)の変化を示す。Al₂O₃/In-Si-O の SS 及び *N*_s 値は、Al₂O₃/GIZO よりも 60 %程度小さかった。また、ZrO₂/In-Si-O では、更に小さな SS 及び *N*_s 値を示した。これは、ZrO₂ ゲート絶縁膜が直接、In-Si-O チャネルに接しても、SiO₂/In-Si-O の場合と同様に小さな SS 値であり、低電圧動作が可能な事を示している。Fig. 2 に ZrO₂ 膜厚に対する μ_{sat} 及び ΔV_{th} の変化を示す。 ΔV_{th} は ZrO₂ 層が 0.1 nm 挿入しただけで正方向に約 2 V シフトし、膜厚が増加してもシフト値はほぼ一定であった。これは、ゲート電極から一定の距離に負の固定電荷が生成していることを意味しており、ZrO₂/SiO₂ 界面と考えられる(Fig. 3)。この ΔV_{th} 値から算出された固定電荷は $-6.3 \times 10^{12} / \text{cm}^2$ であった。次に、ZrO₂ 膜の膜厚が 1 nm 以下では、SiO₂/In-Si-O に比べて μ_{sat} は大きく低下した。しかし、膜厚が 3 nm 以上になると、 μ_{sat} は SiO₂/In-Si-O とほぼ同じ値まで回復した。この μ_{sat} 低下は ZrO₂/SiO₂ 界面の固定電荷の In-Si-O チャネルへの影響であり、ZrO₂ 膜厚が厚くなると μ_{sat} が回復することより、ZrO₂/In-Si-O 界面は良好であると言える。

References

- [1] N. Mitoma et al., *Appl. Phys. Lett.* **104**, 102103 (2014).
- [2] I-K. Lee et al., *Jpn. J. Appl. Phys.* **2** (2010) 06GE05.
- [3] K. Kurishima et al., *J. Vac. Sci. Technol. A* **33**, 061506 (2015).

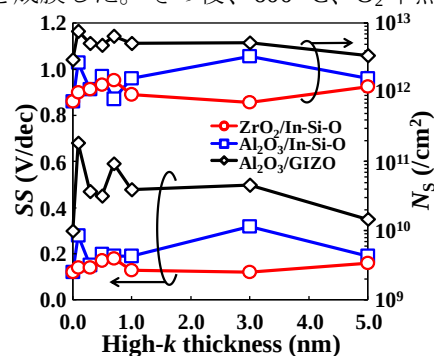


Fig. 1 The Subthreshold Swing (SS) and *N*_s as a function of high-*k* thickness for GIZO and In-Si-O TFTs.

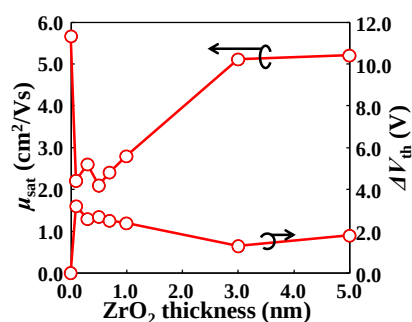


Fig. 2 The saturated mobility (μ_{sat}) and *V*_{th} shift as a function of ZrO₂ film thickness.

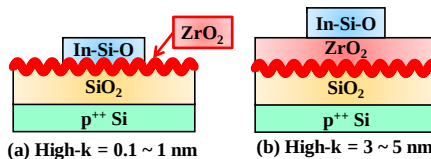


Fig. 3 Schematics of (a) 0.1 ~ 1 nm and (b) 3 ~ 5 nm thicknesses of ZrO₂ for In-Si-O TFT.