

高圧水蒸気処理による高誘電体膜 SrTa_2O_6 を用いた IGZO 薄膜トランジスタの特性改善 Possible application of IGZO thin film transistor with High-k SrTa_2O_6 as a gate insulator using High Pressure Water Vapor Annealing

1. 奈良先端大、2. 鶴岡高専

○(M2) 及川 賢人¹, 藤井 茉美¹, Bermundo Juan Paolo¹, 内山 潔², 石河 泰明¹, 浦岡 行治¹

1. NAIST, 2. NIT, Tsuruoka College,

○Kento Oikawa¹, Mami N. Fujii¹, Juan Paolo Bermundo¹, Kiyoshi Uchiyama², Yasuaki Ishikawa¹, Yukiharu Uraoka¹

E-mail: oikawa.kento.oz0@ms.naist.jp

【背景・目的】

近年、情報化社会の進歩が著しく、ディスプレイなどの情報端末の性能向上が課題となっている。社会に求められている課題の一つとして低消費電力化が挙げられる。低消費電力化を実現するにはディスプレイに用いられている薄膜トランジスタ (TFT) の高性能化が必要不可欠となっている。そこで、タンタル酸ストロンチウム (SrTa_2O_6 : STA) を絶縁膜として選んだ。この材料の特徴として、高い比誘電率 ($\epsilon \sim 40$)、広いバンドギャップ ($E_g = 3.61 \text{ eV}$)、比較的低い漏れ電流 ($\sim 10^{-8} \text{ A}$) が挙げられる。しかしこの薄膜は溶液法で成膜可能であるものの、 700°C の高温で焼成しなければ実用性のあるリーク電流を実現できなかった [1]。これを解決するため本研究では高圧水蒸気処理に着目し [2]、焼成温度を下げて作製した TFT の評価を行った。

【実験方法及び結果】

シリコン基板に Ti と Pt を堆積させたのちにスピンコート (2000 rpm/ 20 s) で STA 膜を作製した。その後、本焼成として高圧水蒸気処理 (400°C , 0.5 MPa , 1 h) 又は酸素アニール (700°C , 1 h) を行った試料を準備した。その後、 InGaZnO をスパッタで堆積させたのちにエッチング処理でパターンを形成した。電極を堆積させたのちに $\text{N}_2 : \text{O}_2$ の比率 4 : 1 で 2 時間焼成を行い、完成した TFT を評価した。TFT の I_d - V_g 特性を Fig. 2 に示す。溶液法で形成した絶縁膜を用いて、低 V_g 電圧で急峻なスイッチング特性を得ることに成功した。さらに TFT のオフ状態では HPWVA 400°C アニールで酸素 700°C アニールより低くリーク電流を抑えることができた。リーク電流抑制の要因として STA 膜中の炭素量に着目し、SIMS により深さ方向元素分析を行った結果を Fig. 3 に示す。酸素アニールを用いた結果に比べ HPWVA を用いた STA 膜の方が炭素のカウント数が低かった。このことから、HPWVA を用いることにより絶縁膜中の不純物低減が可能であり、 400°C で TFT のリーク特性改善に成功した。

【参考文献】

- [1] L. Lu et al., Proc. of 6th Thin Film Materials & Devices Meeting, 10228043 (2009)
- [2] P. Punchaipetch et al., Jpn. S. Apply. Phys. 45, 120 (2006)

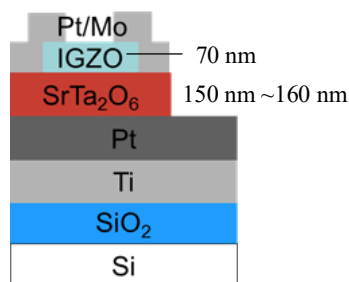


Fig.1 TFT structure of a-TFT with SrTa_2O_6 gate insulator

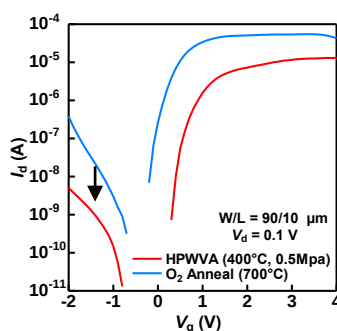


Fig.2 I_d - V_g characteristics of HPWVA and O_2 Anneal processed TFT

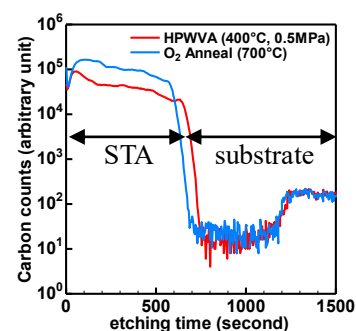


Fig.3 Comparison of carbon counts between HPWVA processed sample and O_2 anneal processed sample.