## HfO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>/InGaAs ゲート構造における移動度の 成膜温度および Al<sub>2</sub>O<sub>3</sub> 膜厚依存性

Deposition Temperature and Al<sub>2</sub>O<sub>3</sub> Thickness Dependence on the Mobility of

## HfO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>/InGaAs Gate Stacks

## 東工大<sup>1</sup>, <sup>0</sup>大澤 一斗<sup>1</sup>, 木瀬 信和<sup>1</sup>, 宮本 恭幸<sup>1</sup>

#### Tokyo Tech<sup>1</sup>, °Kazuto Ohsawa<sup>1</sup>, Nobukazu Kise<sup>1</sup>, and Yasuyuki Miyamoto<sup>1</sup>

#### E-mail: ohsawa.k.ac@m.titech.ac.jp

#### 1. はじめに

III-V族化合物半導体は将来のnMOSFETsのチャネル 材料として期待されている。そのためには半導体上に 界面準位密度やボーダートラップ密度の少ない高品質 な絶縁膜を堆積する必要がある[1]。この課題に対しN2 プラズマクリーニングによる界面準位密度の削減や[2]、 低温成膜によるボーダートラップの削減が報告されて いる[3]。しかしどちらもMOSCAP構造でありMOSFETs において重要なパラメータのひとつである移動度の評 価は行われていない。本研究では、N2プラズマクリー ニングや120℃低温成膜を行ったAl2O3/InGaAsおよび HfO2/Al2O3/InGaAsをゲート構造に持つMOSFETを作製 し移動度測定を行った。さらに、120℃で製膜した HfO2/Al2O3/InGaAs構造のAl2O3膜厚を変化させ、移動度 への影響を調べた。

#### 2. デバイス作製方法

素子の構造や作製方法は[4]に近い。S/D電極は Ti/Pd/Au、ゲート電極はTi/Auである。デバイス寸法は チャネル幅200µm、チャネル長208µmである。

すべてのデバイスに対して以下のALDプロセスによ りゲート絶縁膜を成膜した。まず300℃で、N2プラズ マ、TMAの供給を1サイクルとするクリーニングを10 サイクル行った。成膜温度として300℃または120℃を 用いており、300℃成膜の場合はクリーニング後、即 座に成膜が行うが、120℃成膜の場合はチャンバー温 度が下がるまで約6時間待機した。その後TMAとH2O の交互供給によりAl<sub>2</sub>O<sub>3</sub>成膜を行った。HfO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>/ InGaAs構造の場合、Al<sub>2</sub>O<sub>3</sub>成膜後に装置の都合で大気 暴露を経て別のALD装置のチャンバー内に搬入し、 TDMAHとH2Oの交互供給を1サイクルとするHfO2成膜 を200サイクル行った。HfO2成膜前に、大気暴露の影 響を取り除くためTMAのパルス供給を1サイクルとす るクリーニングを300℃で4サイクル行った。120℃成 膜の場合は再びチャンバー温度が下がるまで約1時間 待機した。

#### 3. 移動度測定結果

Fig. 1に300°Cまたは120°Cで成膜した50-cycles Al<sub>2</sub>O<sub>3</sub> および200-cycles HfO<sub>2</sub>/2-cycles Al<sub>2</sub>O<sub>3</sub>の移動度を示す。 この結果から120°C成膜の移動度のほうが高く、低温 成膜は移動度の改善にも効果があることがわかった。 一方、どちらの温度でもHfO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>/InGaAs構造のほう がAl<sub>2</sub>O<sub>3</sub>/InGaAs構造よりも移動度が低いことがわか る。このことはHfO<sub>2</sub>に移動度劣化要因があることを示 唆している。

HfO2によって移動度が劣化するならばHfO2内部、あ

るいはHfO<sub>2</sub>-Al<sub>2</sub>O<sub>3</sub>界面にボーダートラップが存在する ことが考えられる。どちらの場合でもチャネル内電子 の波動関数の絶縁膜への染み出しはチャネルからの距 離とともに指数関数的に減衰するので、Al<sub>2</sub>O<sub>3</sub>が厚く なれば移動度劣化の抑制が期待される。そこでAl<sub>2</sub>O<sub>3</sub> 厚を2~10-cyclesと変えて200-cycles HfO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>/InGaAs 構造を120°Cで作製した。しかし予想に反してFig. 2に 示すようにAl<sub>2</sub>O<sub>3</sub>厚が10-cyclesまで厚くなっても2cyclesの場合の移動度とほとんど同じであり、しかも 120°C成膜のAl<sub>2</sub>O<sub>3</sub>/InGaAs構造の1/5程度のピーク移動 度だった。このことは、移動度改善に対する界面層の 効果は限定的であり、高い移動度のためには、界面層 だけではなくその上に積まれる絶縁膜まで含めて高品 質であることが求められることを示唆している。



Fig. 1 Deposition temperature dependence on the mobility



# Fig. 2 Al<sub>2</sub>O<sub>3</sub> thickness dependence on the mobility of 200-cycles HfO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>/InGaAs gate stacks.

#### 謝辞

本研究は日本学術振興会科研費の助成を受けた。 参考文献

- [1] J. A. del Alamo, Nature 479, (2011), 317.
- [2] S. Netsu, et al, CSW 2015, (2015), We1E6.4.
- [3] K. Tang, et al, Appl. Phys. Lett. 107, (2015), 202102.
- [4] Y. Yonai, et al, IEDM Tech. Dig. (2011), 13.1.1.