

## 金属/*n*-Ge 接合への $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 層挿入による ショットキー障壁高さの低減

### Reduction of Schottky barrier height of metal/*n*-Ge contact by insertion of $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ layer

<sup>1</sup>名古屋大院工、<sup>2</sup>学振特別研究員、<sup>3</sup>名古屋大未来研

○鈴木陽洋<sup>1,2</sup>、戸田祥太<sup>1</sup>、中塚理<sup>1</sup>、坂下満男<sup>1</sup>、財満鎮明<sup>1,3</sup>

<sup>1</sup>Grad. Sch. of Eng., Nagoya Univ., <sup>2</sup>The Research Fellow of JSPS, <sup>3</sup>IMaSS, Nagoya Univ.

○A. Suzuki<sup>1,2</sup>, S. Toda<sup>1</sup>, O. Nakatsuka<sup>1</sup>, M. Sakashita<sup>1</sup>, and S. Zaima<sup>1,3</sup>

E-mail: asuzuki@alice.xtal.nagoya-u.ac.jp

【研究背景】ゲルマニウム (Ge) は、シリコン (Si) に比べ電子・正孔ともにキャリア移動度が大きく、次世代の金属-酸化膜-半導体電界効果トランジスタ (MOSFET) のチャネル材料候補である。しかし、Ge-*n*MOSFET の実用化に向けては、金属/*n*-Ge 界面における、強いフェルミレベルピンニング (FLP) に起因する高いショットキー障壁高さ (SBH) が問題である。我々は最近、金属/Ge 界面への Sn 組成 47% のゲルマニウム錫 ( $\text{Ge}_{1-x}\text{Sn}_x$ ) 層の挿入による SBH の減少 (~0.54 eV) を報告した[\*]。しかし、実用的な低抵抗金属/*n*-Ge 接合の実現には、さらなる SBH の低減が要求される。

本報告では、金属/Ge 接合へのシリコンゲルマニウム錫 ( $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ ) 層の挿入に着目した。Si、Sn の組成比が 3.7:1.0 の  $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$  は、Ge に格子整合する。格子整合  $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y/\text{Ge}$  構造は結晶性に優れ、欠陥密度の低い界面を形成でき、更なる SBH の低減が期待できる。

【試料作製】清浄化した *n*-Ge(001)基板上に、超高真空中で、膜厚が 6~8 nm、Si、Sn 組成(x, y)が (4%, 1%)および(15%, 6%)のエピタキシャル  $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$  層を 200 °C の基板温度にて形成した。 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$  層表面の自然酸化物を化学的に除去後、直径 200~520 μm のアルミニウム (Al) 電極を高真空中蒸着によって形成した。裏面に Al 電極を同様に形成し、Al/ $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y/\text{n-Ge}(001)$  ショットキーダイオードを作製した。また比較のため、Al/*n*-Ge(001)および Al/ $\text{Ge}_{0.58}\text{Sn}_{0.42}/\text{n-Ge}(001)$  ダイオードも作製した。

【結果および考察】Fig. 1 は、 $\text{Ge}_{0.58}\text{Sn}_{0.42}/\text{Ge}(001)$  および  $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y/\text{Ge}(001)$  試料の in-plane-XRD プロファイルである。Ge 基板由来の回折ピークよりも低角側に  $\text{Ge}_{0.58}\text{Sn}_{0.42}$  由来の回折ピークが観測された。これは、 $\text{Ge}_{0.58}\text{Sn}_{0.42}$  と Ge の格子定数差に由来した  $\text{Ge}_{0.58}\text{Sn}_{0.42}$  層の歪緩和を示唆している。一方で、 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$  由来の回折ピーク位置は、いずれの組成の試料においても Ge 基板とほぼ等しい。すなわち、両者の面内格子定数がほぼ等しく、 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y/\text{Ge}$  界面の結晶性は、 $\text{Ge}_{0.58}\text{Sn}_{0.42}/\text{Ge}$  界面と比較して優れていると推測される。

Al/*n*-Ge、Al/ $\text{Ge}_{0.58}\text{Sn}_{0.42}/\text{n-Ge}$ 、および Al/ $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y/\text{n-Ge}$  接合の電流密度-電圧 (*J-V*) 測定を 100~300 K にて行い、順方向 *J-V* 特性から各 SBH を求めた。300 K において、Al/*n*-Ge、Al/ $\text{Ge}_{0.58}\text{Sn}_{0.42}/\text{n-Ge}$  接合の *J-V* 特性は整流特性を示したのに対し、Al/ $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y/\text{n-Ge}$  接合はいずれもオーミック特性を示した (Fig. 2)。Al/ $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y/\text{n-Ge}$  接合は、150 K 以下の低温領域において整流性が顕在化した (図省略)。Al/ $\text{Si}_{0.04}\text{Ge}_{0.95}\text{Sn}_{0.01}/\text{n-Ge}$  および Al/ $\text{Si}_{0.15}\text{Ge}_{0.79}\text{Sn}_{0.06}/\text{n-Ge}$  接合の SBH はそれぞれ 0.18 および 0.23 eV となり、いずれも Al/*n*-Ge、Al/ $\text{Ge}_{0.58}\text{Sn}_{0.42}/\text{n-Ge}$  接合よりも低い (Table 1)。本結果は、Ge に格子整合した  $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$  界面層の導入により、低抵抗金属/*n*-Ge 接合の実現が可能になることを示唆している。

【参考文献】[\*] A. Suzuki *et al.*, Appl. Phys. Lett. **107**, 212103 (2015).

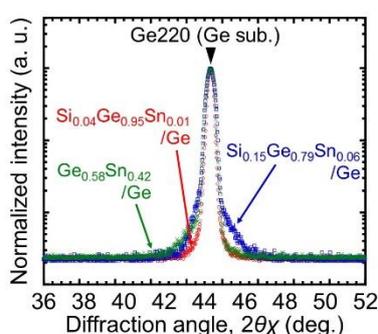


Fig. 1. In-plane-XRD profiles of  $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y/\text{Ge}(001)$  and  $\text{Ge}_{0.58}\text{Sn}_{0.42}/\text{Ge}(001)$  samples.

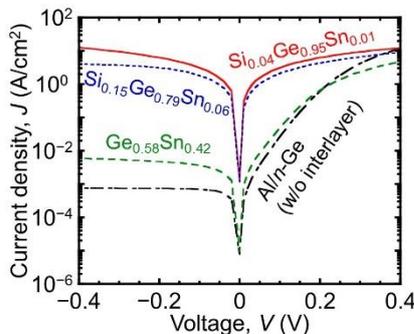


Fig. 2. *J-V* characteristics of Al/*n*-Ge, Al/ $\text{Ge}_{0.58}\text{Sn}_{0.42}/\text{n-Ge}$  and Al/ $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y/\text{n-Ge}$  Schottky diodes measured at 300 K.

Table 1. SBHs of Al/*n*-Ge, Al/ $\text{Ge}_{0.58}\text{Sn}_{0.42}/\text{n-Ge}$  and Al/ $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y/\text{n-Ge}$  Schottky diodes.

	SBH (eV)
w/o interlayer	0.69
$\text{Ge}_{0.58}\text{Sn}_{0.42}$	0.59
$\text{Si}_{0.04}\text{Ge}_{0.95}\text{Sn}_{0.01}$	0.18
$\text{Si}_{0.15}\text{Ge}_{0.79}\text{Sn}_{0.06}$	0.23