

窒化ホウ素を用いた GaN-MIS キャパシタの作製と電気特性評価

Fabrication and Electric Characteristics Evaluation of GaN-MIS Capacitor with BN

名大院工¹, 未来材料・システム研究所², 赤崎記念研究センター³, 名古屋大学 VBL⁴°(M2)松下 淳矢¹, 永松 謙太郎², Xu Yang¹, 田中 敦之², 久志本 真希¹,出来 真斗², 新田 州吾², 本田 善央², 天野 浩^{2,3,4}Nagaya Univ.¹, IMASS², Akasaki Research Center³, VBL⁴°J. Matsushita¹, K. Nagamatsu², Y. Xu¹, A. Tanaka², M. Kushimoto¹,M. Deki², S. Nitta², Y. Honda², and H. Amano^{2,3,4}

E-mail: j_matusi@nuce.nagoya-u.ac.jp

【はじめに】パワーデバイスのノーマリーオフ動作・大電流・高周波動作化に期待できる GaN-MIS トランジスタ実現のためには、ゲート絶縁膜の信頼性向上が必要不可欠である。しかしながら、GaN デバイスにおける絶縁膜は何れも堆積膜であり、絶縁性の向上や絶縁膜/GaN 界面における界面準位の低減が要求されている。そこで本研究では、窒化ホウ素 (Boron Nitride: BN) を絶縁膜に用いた GaN-MIS キャパシタの電気特性評価を行った。2次元構造を有する六方晶 BN を界面に導入することで、界面における電子移動度の向上に期待できる[1]。

【実験】用いた基板は n 型 GaN 自立基板である。GaN 基板裏面へ Ti/Al/Ti/Au を 20/100/20/150 nm 蒸着し、N₂ 中 650°C 5 min 間のアニールによってオーミック電極を形成後、RF マグネトロンスパッタ (QAM-4, ULVAC) を用いて基板表面へ BN を 10 nm 製膜した。試料の絶縁性を向上させるため、スピン・オン・グラスを用いて BN 膜上に SiO₂ を 80nm 製膜し、Ni/Au を 20/200 nm 蒸着して GaN-MIS キャパシタを作製した。

【結果と考察】図 1 に作製した GaN-MIS キャパシタの 1MHz における C-V 特性を示す。図 1 において、赤い測定点は BN/SiO₂ を用いた GaN-MIS キャパシタ、青い測定点はリファレンスである SOG のみの GaN-MIS キャパシタの C-V 特性である。SOG のみの試料ではフラットバンド電圧のシフトとヒステリシスが観測され、この現象は GaN 側から絶縁膜への電子注入に起因していると考えられる。BN を導入することでフラットバンド電圧シフトおよびヒステリシスが抑制され、BN/GaN 界面への電子捕獲を低減できる可能性が示唆された。講演では製膜条件の異なる BN を用いた GaN-MIS キャパシタに関する絶縁性と界面準位に関して詳しく報告する。

【謝辞】この研究はトヨタ先端技術共同研究の支援を受けて行われたものである。

[1] Li Song *et al.*, Nano Lett., **10** 3209-3215 (2010).

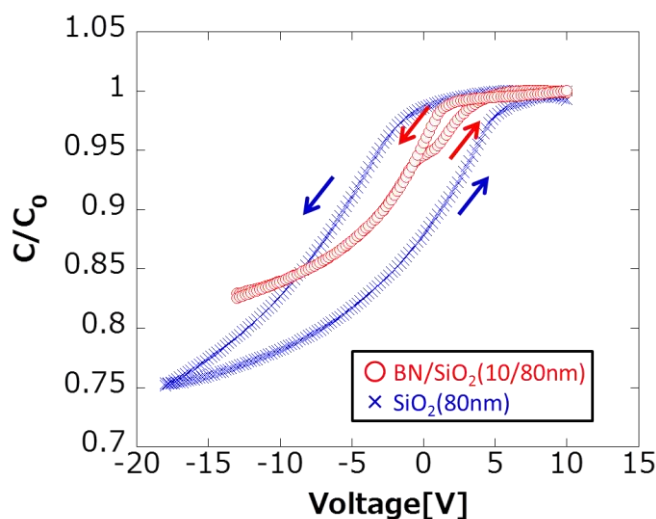


Fig. 1 C-V Characteristics of GaN-MIS Capacitors