

自立基板上的 n-GaN 層に形成した Al₂O₃/GaN 構造の評価

Characterization of Al₂O₃/GaN structures using n-GaN layer grown on GaN substrate

北大量集センター

○問谷 翔太, 橋詰 保

Research Center for Integrated Quantum Electronics, Hokkaido Univ

○Shota Toiya, Tamotsu Hashizume

E-mail: toiya@rciqe.hokudai.ac.jp

【はじめに】インバータ応用には MIS ゲート構造が重要であり、低界面準位密度と安定動作が要求される。これまでの GaN MIS 構造は異種基板上のエピ層を用いる場合が多く、比較的高い欠陥密度が絶縁膜-GaN 界面特性に影響を与える可能性がある。

本報告では、GaN 基板の上にエピタキシャル成長した n-GaN 層に Al₂O₃/GaN 構造を形成し、その界面特性の評価と界面制御法の検討を行った。

【実験と結果】図 1 に作製した GaN MOS ダイオードの試料構造を示す。転位密度 $3 \times 10^6 \text{cm}^{-2}$ 以下の自立基板上に n-GaN 層を MOCVD 法により成長した試料を用いた。n-GaN 層の電子密度は $6 \times 10^{16} \text{cm}^{-3}$ である。ゲート絶縁膜として、ALD 法により Al₂O₃ を 30nm 堆積した。原料は水とトリメチルアルミニウム(TMA)であり堆積温度は 300°C である。

図 2 に、Al₂O₃ 堆積後に処理を行っていない試料 (as-deposited) の室温での C-V 特性を示す。1Hz~1MHz の広範囲の測定周波数を用いた。高周波 (100k~1MHz) での C-V 特性は一般的に報告されている特性と同様であったが、10kHz 以下で周波数分散が顕著に出現した。伝導帯下端より 0.4~0.7 eV 付近に存在する界面準位が測定信号に応答し、本来の半導体空乏層容量に界面準位容量が重畳したと考えられる。

図 3 の C-V 特性は、-10V の逆バイアスを加えながら大気中で 200°C のアニールを 3 時間行った試料の結果である。As-deposited 試料で顕著に観測された周波数分散が全く出現せず、破線で示した計算曲線に極めて近い結果を得た。また、-10V~+10V のバイアス掃印でのヒステリシス電圧は 50mV であり、さらに 200°C で測定した C-V 特性は図 3 の室温特性とほぼ同様の結果となった。これらの結果は、逆バイアス下の低温アニール処理により、低界面準位密度と高い安定性を有する GaN MOS 構造が形成可能であることを示している。

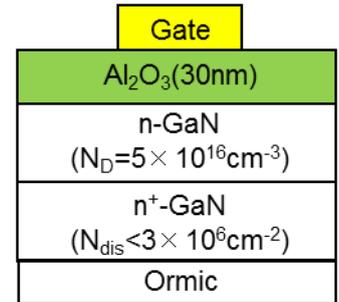


図 1 ダイオード試料構造

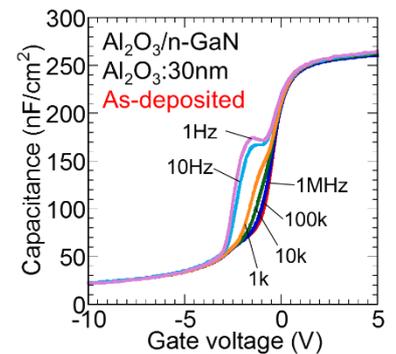


図 2 C-V 特性 as-deposited

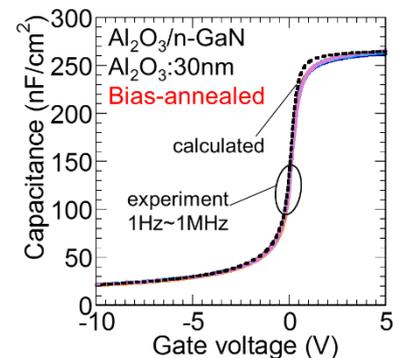


図 3 C-V 特性 アニール後