

ミニマル装置を用いた高速ガス切り替え貫通エッチング

Through silicon via etching
with high-speed gas-switching Bosch process using minimal ICP deep trench etcher

○田中宏幸^{1,2}, 小木曾久人^{1,2}, 中野禪^{1,2}, 速水利泰^{2,3}, 宮崎俊也^{2,3}, クンブアン ソマワン^{1,2}, 原 史朗^{1,2}
(1.産総研, 2.ミニマルファブ技術研究組合, 3.SPP テクノロジーズ)

[○]H. Tanaka^{1,2}, H. Ogiso^{1,2}, S. Nakano^{1,2}, T. Hayami^{2,3}, T. Miyazaki^{2,3}, S. Khumpuang^{1,2}, and S. Hara^{1,2}
(1.AIST, 2.MINIMAL, and 3.SPPT) E-mail: tanaka.hiroyuki@aist.go.jp

【背景・目的】

近年、大規模集積回路 (LSI) やシステム・イン・パッケージ (SIP) 分野において、3次元方向に複数のチップを積層させるスルーシリコンビア (TSV) 技術を用いたチップスタッキング開発¹が盛んに行われている。TSV が実用化されれば、信号処理速度の向上、消費電力の低減、実装面積の集約化などの性能向上が見込まれ、また、システム・オン・チップ (SoC) ではより集積度の高い新たな形態が開発されるようになるだろう。しかし、TSV 技術では、大口径ウェハ同士を貼り付ける場合、全体の歩留まりは、1枚毎の歩留まりのかけ算になってしまうことに加え、面内全域でのウェハ間のアライメントがシビアになるため、大口径ほど歩留まりが指数関数的に悪化する本質的な問題を抱えている。従って、TSV の歩留まりを向上させるための方法として、ウェハ径を極力小さくすることが有効である。産総研が開発しているハーフインチウェハを用いるミニマルファブは、TSV 技術の開発と利用に最も適したシステムとすることができる。実際、我々はミニマルファブを用いた TSV の技術開発を行っている。具体的には、ミニマル高速エッチャーなどの開発を行っている。しかし、通常のエッチャーでは縦穴を垂直に掘ることが原理的に難しいため、それと平行して、ICP(Inductively Coupled Plasma) を用いるボッシュプロセス³の活用を検討している。この場合の問題は、ボッシュプロセスが側壁保護と縦穴エッチングの交互プロセスであるため、どうしてもその1周期毎に、側壁にその痕跡が貝殻模様のように残ってしまうことである。この貝殻模様はスキヤロップと呼ばれている。

このスキヤロップは、その後の埋め込み工程などで、ボイドや断線トラブルを引き起こす原因ともなり得る。この問題に対し、我々は、既にこのスキヤロップをほぼ消失させることに成功している⁴。ただ、この高速ガススイッチングプロセスが TSV プロセスへ適応可能かどうかの評価については、これまで我々自身検証してこなかった。本報告では、高速ガススイッチングプロセスを含めたミニマル TSV プロセス評価結果について報告する。

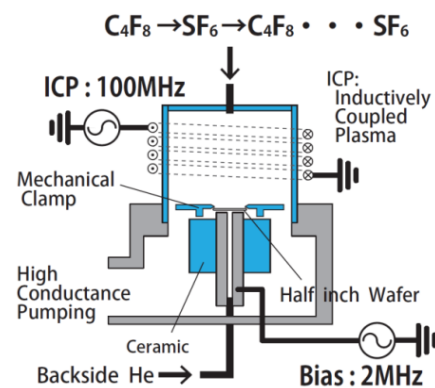
【開発装置、実験と結果】

Si 深掘りエッチャー装置の概略図を (図1) に示す。円筒状のセラミック管に ICP コイルを巻き、超短波 (100MHz, 35W) を印加してプラズマを発生させた。13.56MHz を用いるのが一般的であるが、ミニマルファブではチェンバーが小さいため、より高い周波数を用いてプラズマ密度を向上させている。また、シースを発生させて異方性エッチングを行うために、ウェハ回りにもプラズマを別途発生させている。このウェハ回り向け電極には、短波 (2MHz, 0-10W) を時間制御で ON/OFF 印加できる。チェンバー容量は 250cc 程度と小さいため、ガス排気性能が原理的に高く、高速ガススイッチングが可能でボッシュプロセスが行える特徴を有したミニマルエッチャーとなっている。

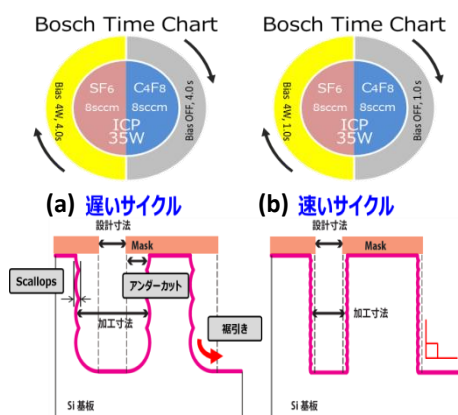
厚さ 200nm の Al-Si(1w%)膜をメタルマスクとしてパターンニング後、ボッシュサイクルタイムを (a) 8sec で 7200sec、(b) 2sec で 8100sec の Si 貫通エッチングを行った結果を (図3) に示す。どちらも 250μm 幅のラインパターンでは、Si ハーフインチウェハ基板 (250μm 厚) を貫通していることが確認された。当日はスキヤロップ等出来映えについても観察結果を議論する。

<参考文献>

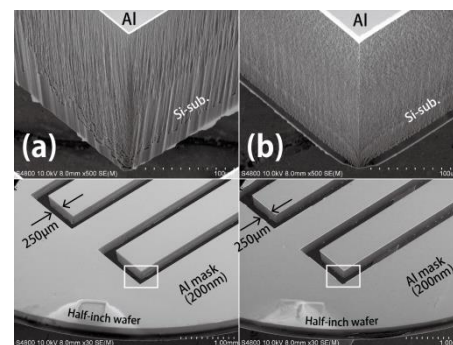
- [1] Mitsumasa Koyanagi, Takafumi Fukushima, Tetsu Tanaka: Proceedings of the IEEE "Vol. 97, No. 1, January, pp.49-59 (2009).
- [2] 原 史朗, クンブアン ソマワン, 「ミニマルファブの開発とそのデバイスプロセス」, 応用物理, 83(5), 380 (2014).
- [3] F. Laermer, A. Schilp, K. Funk, M. Offenberger: "Bosch deep silicon etching: Improving uniformity and etch rate for advanced MEMS applications", Proc. 12th International Conf. on Micro Electro Mechanical Systems (MEMS'99), pp. 211-216 (1999).
- [4] 田中宏幸ら, 第 62 回応用物理学会春季学術講演会 11a-A29-10(2015).



【図1】ミニマル Si 深掘りエッチャー Chamber 構造



【図2】ガス置換サイクルタイムとスキヤロップ生成イメージ図
(a)遅いサイクルタイム (b)速いサイクルタイム



【図3】Si 貫通エッチング (上:拡大/下:全体写真)
圧力:10Pa, ICP:35W, Bias: 4W,
C4F8=SF6=8sccm
(a) 8sec ボッシュサイクル, 7200sec
(b) 2sec ボッシュサイクル, 8100sec