

## 次世代 TCAD (3) 3次元デバイスシミュレータを用いた並列計算

### Parallel computation by using Three-dimensional device simulator

アドバンスソフト株式会社 ○桑原 匠史, 大倉 康幸, 山口 憲, 小池 秀耀

AdvanceSoft Corporation, Tokyo, Japan ○Takuhito Kuwabara, Yasuyuki Ookura,

Ken Yamaguchi, Hideaki Koike

E-mail:kuwabara@advancesoft.jp

並列計算が台頭する以前に開発されたシミュレータ等では、共有メモリ型の並列化手法を用いて効率を上げる対策が取られてきた。一方で、共有メモリ並列では、解析対象のメッシュ数の規模が計算機搭載メモリ量により制約されるため、計算対象とするモデルの規模は、比較的小さなものとなっていた。近年では、計算機の性能の向上に合わせ、従来では難しかった3次元解析に対する潜在的需要が多くなってきていると予想され、分散メモリ並列を用いて、大規模3次元解析をいかに早く効率良く行うかといった研究も盛んになってきている(例:秋山ら)。今回、我々は開発中の3次元プロセスデバイスシミュレータ Advance/T-CAD の並列化を行い、その効率等の測定を行った。図1に3次元デバイスシミュレータによって作成したnMOS構造とドーピングプロファイルを示している。図2は、このモデルをメッシュ数 5584464 で計算した場合の並列化効率を示し、値が小さい程並列化効率が高いことを示している。16コア辺りで効率が落ちる時があるが、その他では128コアまでコア数に比例して計算時間の短縮に成功した結果を得た。

謝辞:本研究の一部は(独)科学技術振興機構 A-STEP プログラムの助成を受けて行われた。

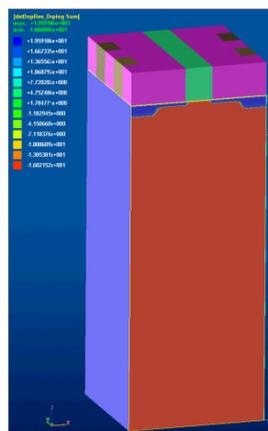


図1 解析モデル

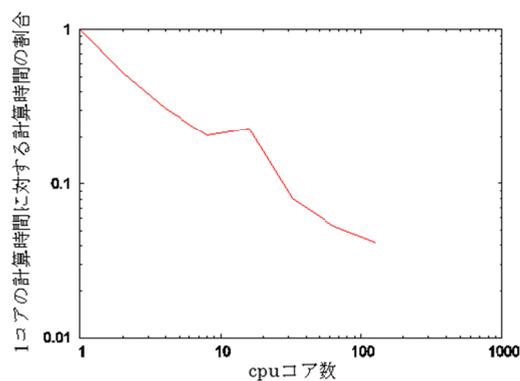


図2 並列化効率

#### Reference

次世代パワーデバイス実現に向けた大規模・大領域半導体デバイスシミュレーションの研究 秋山ら、学際大規模情報基盤共同利用・共同研究拠点 平成26年度共同研究 最終報告書 2015年5月