

ミニマルファブで作製したリングオシレータの発振特性

Oscillation Characteristics of Ring Oscillators Fabricated by Minimal Fab

¹産総研, ²ミニマルファブ技術研究組合

○居村 史人^{1,2}, 古賀 和博^{1,2}, クンプアン ソマワン^{1,2}, 原 史朗^{1,2}

○Fumito Imura^{1,2}, Kazuhiro Koga^{1,2}, Sommwawan Khumpuang^{1,2} and Shiro Hara^{1,2}

E-mail: fumito.imura@minimalfab.com

【はじめに】半導体工場における巨大設備投資を回避し、生産コストを 1/1,000 に抑え多品種少量生産に柔軟に対応可能な半導体製造ラインであるミニマルファブの実現に向けて、我々は、クリーンルームを必要としない局所クリーン化ウェハ搬送システム、 $\phi 12.5\text{mm}$ の超小口径ウェハ、それに、30cm 幅のミニマル装置群の開発に取り組んできた。これまでにミニマル装置のみで、抵抗負荷型 $p\text{MOS}$ インバータとそれを用いたリングオシレータを作製することによって、ミニマルファブは十分なクリーン性能を有し、デバイスが作製できる製造システムであることを実証してきた^[1]。しかし、浮遊容量の低減や抵抗値の吟味など高速化に必要なデバイス構造の最適化を一切していなかったため、作製したリングオシレータは発振周波数が数百 Hz と非常に低いものであった。今回、我々は、抵抗負荷型 $p\text{MOS}$ インバータで構成されたリングオシレータの構造設計と作製プロセスを見直し、その発振特性の評価を行ったので報告する。

【実験】リングオシレータは、エンハンスメント型 $p\text{MOSFET}$ (MOS 構造: $\text{Al}/\text{SiO}_2/n\text{-Si}$) とボロン拡散による抵抗体を接続した抵抗負荷型 $p\text{MOS}$ インバータを 9 段接続することで構成した。リングオシレータの発振波形観測時にリングオシレータの発振特性に影響を与えないようにするため、I/O バッファを追加した。Si 基板には SOI ウェハ [Si 層: $n\text{-Si}(100)$ 205nm 厚、BOX 層: 400nm 厚、支持基板層: $n\text{-Si}(100)$] を用い、インバータ毎にインバータ周辺の Si 層をドライエッチングする素子分離プロセスを行った。ウェハ洗浄から最後の H_2 シンタリングまでの全 53 工程をミニマル装置だけを用いて実行し、リングオシレータを製作した。

プロセス完遂後はリングオシレータの各端子にプローブ針を当て、リングオシレータの発振波形はオシロスコープを用いて観測した。発振波形観測時には、発振波形の振幅が大きく出力されるように I/O バッファの出力端子 V_{OUT} と GND 間の測定回路上に $9.1\text{k}\Omega$ の抵抗を接続した。

【結果】図 1 に作製したリングオシレータの光学顕微鏡写真を示す。リングオシレータの電源電圧 V_{DD} に 2.0V 以上の電圧を印加すると、発振を始めることが確認された。図 2 には $V_{\text{DD}}=5.0\text{V}$ を印加したときの発振波形を示す。発振周波数 f_{OSC} は 149kHz であり、インバータ 1 段当たりの遅延時間 t_d は $0.37\mu\text{s}$ である。バッファ出力ではなく、リング回路にオシロスコープのプローブを当てるとそのインピーダンスの影響で 1 桁程度発振周波数が下がることも観測された。図 3 に、 V_{DD} に対する f_{OSC} と t_d の変化を示す。 V_{DD} 増加に伴い、 f_{OSC} は増加し、 t_d は減少していることが分かる。これは、 V_{DD} を増加させると駆動電流が大きくなるため充放電時間が減少したと考えられ、典型的なリングオシレータの性能を示していることが分かる。

これより、ミニマルファブは複数のトランジスタが同時に動作する論理回路が作製可能であることを実証した。今後のミニマルファブにおける集積回路の実現に向けて各種論理ゲート、フリップフロップなどの基礎的な電子回路開発への架け橋となる一步を示すことができた。

参考文献 [1] 居村他, 第 76 回応用物理学会秋季学術講演会, 13p-1C-2.

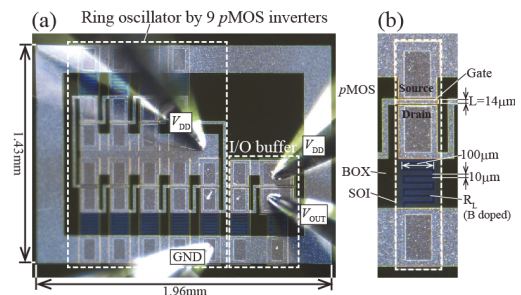


図 1. リングオシレータの光学顕微鏡写真

(a) $p\text{MOS}$ インバータ 9 段で構成されたリングオシレータ、(b) 拡大した $p\text{MOS}$ インバータ 1 段

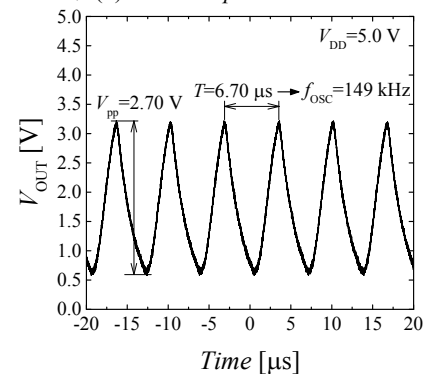


図 2. リングオシレータの発振波形

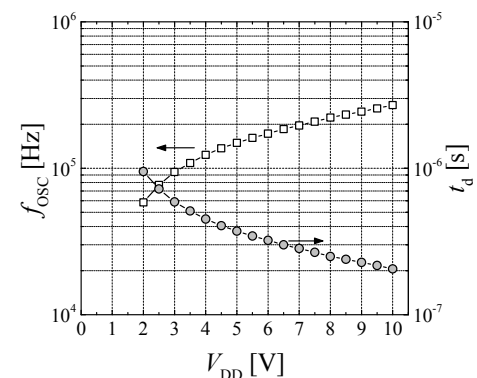


図 3. 電源電圧 V_{DD} に対する発振周波数 f_{OSC} とインバータ 1 段当たりの遅延時間 t_d の変化