低抵抗率基板を用いた Gated Silicon Drift Detector の厚膜化と受光面積の拡大

Thicker and Larger Effective Area of Gated Silicon Drift Detector Using a Low-Resistivity Wafer

大阪電通大　○竹下明伸、櫻井俊伍、小田祐也、福島慎也、石川翔平、日高淳輝、松浦秀治

OECU ○Akinobu Takesita, Shungo Sakurai, Yuya Oda, Shinya Fukushima, Shohei Ishikawa, Atsuki Hidaka, and Hideharu Matsuura

E-mail：mf15a004@oecu.jp, matsuura@isc.osakac.ac.jp

【はじめに】低抵抗率の Si 基板（2 kΩ･cm）を用いることで、より安価な Si X線検出素子 Gated Silicon Drift Detector (GSDD)[1-6]のシミュレーションに成功した。しかし現在の Si 基板の膜厚 0.5 mm では Cd の蛍光X線（23.1 keV）のような高エネルギーに対して吸収率が低いという課題が挙げられる(図 1 に基板の膜厚と Cd の蛍光 X 線の吸収率の関係を示す)。高エネルギー蛍光 X 線の吸収率を高めるために、GSDD の厚膜化の可能性をデバイスシミュレーションを用いて調べた。さらに、検出素子の受光面積を拡大することで蛍光 X 線を感知度の向上が期待される。そこで、GSDD の半径 2.5 mm の拡大化もデバイスシミュレーションを用いて試みた。

【目的】 高エネルギー蛍光 X 線の吸収率を高めるために 2 kΩ･cm の Si 基板の膜厚を 0.5 mm から 1.0 mm に厚くし、使用可能な GSDD を設計する。さらに蛍光 X 線の感知度を高めるために、GSDD の受光面積を拡大することを目的とする。

【実験方法】Si 基板の膜厚 0.5 mm、印加電圧-150 V でシミュレーションに成功しているゲートパターンをベースとする。膜厚を 2 倍の 1.0 mm に増加させた分、理論に則り印加電圧を 4 倍の-600 V に増加してシミュレーションを行った。さらにゲート幅とそのギャップの比率を一定に保ち倍率を上げることで、有効面積をどこまで拡大できるのかを検証した。

【シミュレーション結果】 図 2 に GSDD のシミュレーション結果を示す。膜厚を 1 mm に厚くした分、印加電圧を-600 V に増加させることで全体の空乏層化に成功した。しかし中央に大きなたるみが生まれ、有効受光面積が縮小する結果となった。今後このたるみを解消する方法を検討したい。

【参考文献】1) 松浦秀治：放射線検出器, 特願 2009-157627, 特開 2011-014718.
2) H. Matsuura, D. Hullinger, K. Taniguchi, and T. Utaka: U.S. Patent 8,314,468 B2 (2012).
3) H. Matsuura, et al.: Key Eng. Mater. 495 (2012) 294
4) H. Matsuura, D. Hullinger, K. W. Decker: Open Electri. Electron. Eng. J. 7 (2013) 1.
5) H. Matsuura: Jpn. J. Appl. Phys. 52 (2013) 024301.
6) H. Matsuura: Jpn. J. Appl. Phys. 54 (2015) 044301.

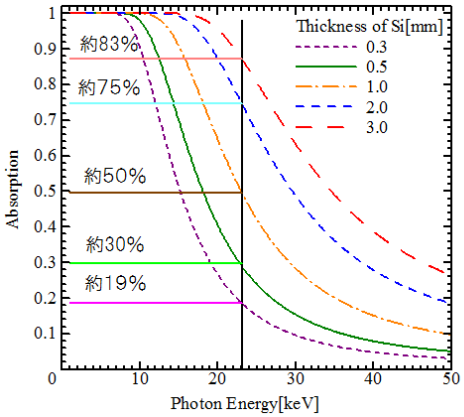

Fig.1.Absorption dependence of thickness of Si

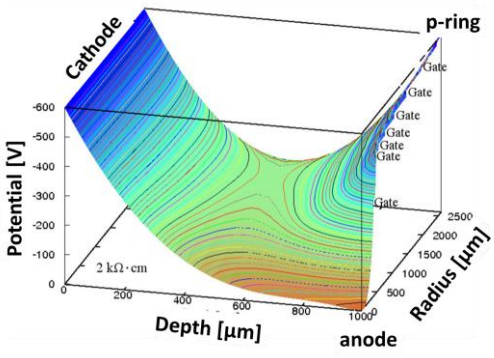

Fig.2.Simulated electric distribution

© 2016年 応用物理学会