

ゲート絶縁膜厚が ZnO-SnO₂ 薄膜を用いた TFT 特性に与える影響

Effect of gate insulator thickness on properties of ZnO-SnO₂ thin film transistors

大阪府立産業技術総合研究所

○佐藤 和郎, 田中 剛, 山田 義春, 村上 修一, 寛 芳治, 櫻井 芳昭

Technology Research Institute of Osaka Prefecture,

○K. Satoh, T. Tanaka, Y. Yamada, S. Murakami, Y. Kakehi, and Y. Sakurai

E-mail: kazuo@tri-osaka.jp

1. はじめに

軽量なスマートフォンやウェアラブルコンピュータ実現のため、軽くて割れにくく高精細なフレキシブルディスプレイの開発が必要とされている。そのため、プラスチック基板を変性させない 150℃以下の低温プロセスで、高移動度のディスプレイ駆動用薄膜トランジスタ (TFT) を作製する必要がある。

ZnO-SnO₂ (ZTO) は、安価で環境に負荷をかけない元素で構成されている。また、ZTO は、室温で成膜しても Hall 移動度が高く¹⁾、高い電界効果移動度を有する TFT の作製が期待できる。さらに、可視光領域で高い透過率を示し、アモルファスになりやすいため、透明で均質な TFT の作製にも期待が広がる。本研究では、ゲート絶縁膜の膜厚が ZTO を用いた TFT の特性に与える影響について調べた。

2. 実験

Fig. 1 に、本研究で作製した TFT の模式図を示す。ゲート電極を兼ねた P+Si ウェハを基板として用いた。この基板の上に、RF マグネトロンスパッタ法により、非加熱で 100nm から 400nm の SiO₂ ゲート絶縁膜を作製した。その後、同じく RF マグネトロンスパッタ法により、非加熱で ZTO を 50nm 成膜した。最後に、ZTO 薄膜上に、EB 蒸着とフォトリソグラフイーによるリフトオフプロセスにより、Au/Ti のドレインおよびソース電極を作製した。本プロセスの最高温度は、110℃であった。

3. 結果

Fig. 2 にゲート絶縁膜である SiO₂ の膜厚と作製した TFT の電界効果移動度の関係を示す。ゲート絶縁膜の膜厚を薄くしていくと移動度が向上することがわかった。また、しきい値下電圧勾配 (S 値) もゲート絶縁膜の膜厚を薄くすると、小さくなることがわかった。これらのことは、ゲート絶縁膜を薄くすると ZTO を用いた TFT の特性が向上していることを示している。

参考文献

1) K. Satoh, Y. Kakehi, A. Okamoto, S. Murakami, K. Moriwaki, T. Yotsuya: Thin Solid Films **516** (2008) 5814.

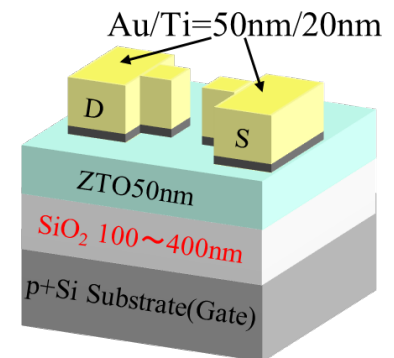


Fig. 1. Schematic diagram of ZTO TFT.

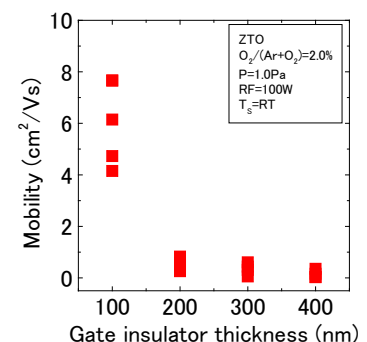


Fig. 2. Field effect mobility as a function of gate insulator thickness for ZTO TFT.