PLD 法を用いた SnSe 薄膜の作製と熱電性能

Thermoelectric properties of SnSe thin films fabricated by Pulsed Laser Deposition

◦原 貴充[1]、内藤 智之[1]、藤代 博之[1]、伊藤暁彦[2]、後藤孝[2] (1.岩手大工, 2.東北大金研)

◦Takamitsu Hara[1], Tomoyuki Naito[1], Hiroyuki Fujishiro[1], Akihiko Ito[2], Takashi Goto[2] (1. Iwate Univ., 2.Tohoku Univ.)

E-mail: t2215032@iwate-u.ac.jp

2014 年 Zhao らによって SnSe 単結晶 b 軸方向において 923 K で ZT = 2.6 が報告された[1]。この高い ZT は 973 K で 0.25 W/m K という非常に低い格子熱伝導率に起因する。この報告を皮切りに SnSe 系の多結晶バルクで多くの研究がされてきた。しかし薄膜化することで格子ミスマッチによる疑似圧力効果や量子効果が期待できるが、作製温度や格子ミスマッチが異なる SnSe 薄膜の熱電性能に関する研究報告は少ない。そこで本研究では良質なエピタキシャル膜が得られるパルスレーザー蒸着法(PLD 法)で SnSe 薄膜を作製し、構造及び熱電特性を評価し、最適な成膜条件を探ることを目的とする。

SPS 法で得られた SnSe 多結晶バルクを 10 ϕ ×3 mm の大きさに切削しターゲットとした[2]。SnSe 薄膜は PLD 法による真空中(10^{-8} Torr), 成膜時間 4 h, 基板温度 Ts = 293 K, 573 K, 673 K でそれぞれ作製した。基板は STO, MgO 単結晶及び, quartz を使用した。構造評価は粉末 X 線回折(XRD)法を行った。電気抵抗率 ρ は直流四端子法、ゼーベック係数 S は定常熱流法によりそれぞれ 10 K - 300 K の範囲で測定した。

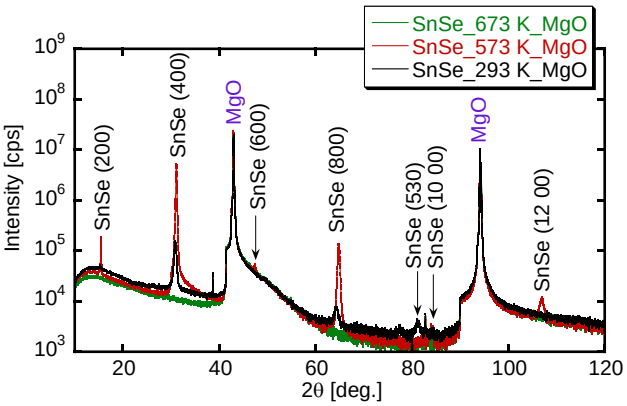

Fig. 1 MgO 基板上の SnSe 薄膜の XRD パターン

Fig. 1 に MgO 基板上の SnSe 薄膜の XRD パターンを示す。Ts = 293 K, 573 K の試料では(h00)配向が見られたが、Ts = 573 K の試料は Ts = 293 K の試料に比べてピーク強度が強い結果となった。Ts = 673 K の試料では SnSe のピークは消失し基板から SnSe が再蒸発したと考えられる。

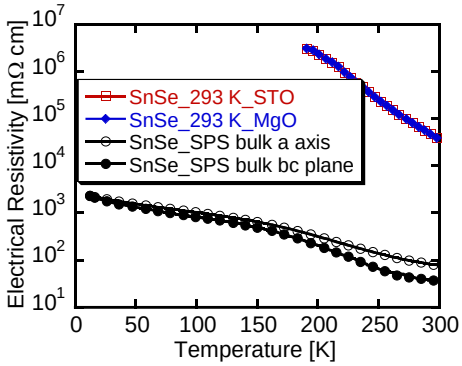

Fig. 2 SnSe の電気抵抗率 ρ の温度依存性

Fig. 2 に Ts = 293 K で作製した膜と SPS で作製した配向バルクの ρ の温度依存性を示す。Ts = 293 K で成膜したものは 300 K で 3 桁程度バルクに比べて高い値を示した。講演では、単結晶薄膜に対する熱電特性について議論する。

[1] Li-Dong Zhao et al., Nature 508, 373–377 (2014)

[2] 原 他, 第 76 回応用物理学会秋季学術講演予稿集 14p-PA6-7 (2015)

© 2016年 応用物理学会