# $HfO_2/SiO_2/Si$ 構造における保持電荷量の評価

## Evaluation of Stored Charge in $HfO_2/SiO_2/Si$ structure

°野口 和馬, 廣森 湧太郎, 宮武 真嗣, 奈良 安雄 (兵庫県立大学)
°K. Noguchi, Y. Hiromori, S. Miyatake, Y. Nara (Univ. of Hyogo)
E-mail: er15e012@steng. u-hyogo.ac.jp

**【はじめに】**近年、環境エネルギーを効率良く電力として利用する方法としてエレクトレットを用いた振動型発電素子[1]が注目されており、その高性能化に向けてより多くの電荷を保持するエレクトレット材料の探索が必要となっている。一方で、MOS トランジスタの高誘電率ゲート絶縁膜の一つとして用いられる $HfO_2$ は酸素欠損を生じやすく[2]、その酸素欠損が正に帯電する特徴があることから、振動型発電素子の新たなエレクトレット材料としての可能性が期待される。酸素欠損の発生原因として $HfO_2$ からの酸素移動が考えられ、$HfO_2$ と下地材料との界面特性が保持電荷量の制御には重要な要因となる。本研究では、$HfO_2$ と Si 基板との界面に形成した $SiO_2$ 膜に着目し、保持電荷量に与える影響について評価した。

**【実験方法】**洗浄・HF 処理を施した p-Si(100)基板に、界面層として熱酸化 $SiO_2$ 膜を 1.2nm または 2.1nm 形成した後、$HfO_2$ 膜を PLD (Pulsed Laser Deposition)法により堆積した試料（以下間接接合と呼ぶ）と熱酸化を行わずに HF 処理直後に $HfO_2$ を堆積した試料（以下直接接合と呼ぶ）を作製した。$HfO_2$ 膜の堆積膜厚はいずれの試料も約 11nm である。次に、各試料を酸素雰囲気中 700℃で 1 時間の熱処理を行った。ゲート電極として Al を蒸着法により形成し、裏面電極として Pt をスパッタ法により形成した。各試料について容量-電圧（C-V）測定を行い電荷量の評価を行った。

**【実験結果および考察】**図 1(a)に界面構造の異なる 3 種類の試料における C-V 測定の結果を示す。直接接合（初期 $SiO_2$ 膜厚 = 0nm）の場合はフラットバンド電圧の大きなシフトが観測された。一方、界面に初期 $SiO_2$ を 1.2nm または 2.1nm 形成した後に $HfO_2$ 層を堆積した間接接合の場合では、ほとんどフラットバンド電圧のシフトが観測されなかった。図 1(b)に C-V 特性から算出した実効固定電荷密度と初期 $SiO_2$ 膜厚との関係を示す。直接接合の場合、実効固定電荷密度として約 $8\times10^{12}(cm^{-2})$という大きな値が得られたが、間接接合の場合にはおよそ$\pm1\times10^{12}(cm^{-2})$以下という小さい値となった。直接接合の場合には 700℃で 1 時間の熱処理後に $HfO_2$ と Si 基板との間に界面層が形成されることが確かめられており、$HfO_2$ から酸素が抜け界面を酸化していることが示唆される。これが $HfO_2$ 中に酸素欠損を生じさせ電荷量を増大させたものと考えられる。間接接合では界面に初期 $SiO_2$ が存在することで $HfO_2$ からの酸素移動が阻害されたため電荷量が小さかったものと考えられる。

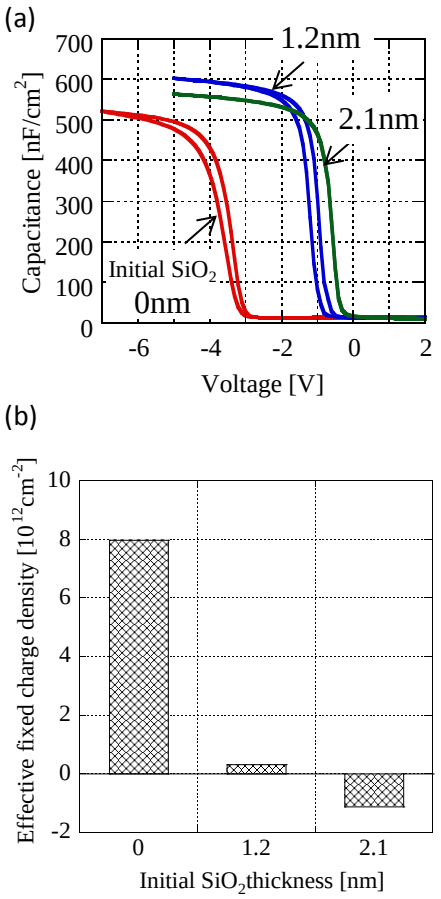


Fig.1 C-V characteristics (a) and effective fixed charge density (b) for three different interfacial structure.

**【参考文献】**
1）柏木王明: Res. Reports Asahi Glass Co., Ltd., 60 (2010)
2）鳥居和功 他: 応用物理,第 74 巻,第 9 号 (2005)

**【謝辞】**
PLD 装置を使わせて頂いたナノ・マイクロ構造科学研究センターの皆様へ感謝する。

© 2016年 応用物理学会