

自己組織化単分子膜をゲート絶縁膜に用いた低電圧駆動 MoS₂ FET の作製

Self-assembled monolayer-based gate dielectrics for low voltage MoS₂ FET

東工大量子ナノ研 ○川那子高暢, 小田俊理

Tokyo Tech. QNERC °T. Kawanago, S. Oda¹

E-mail: kawanago.t.ab@m.titech.ac.jp

【はじめに】自己組織化単分子膜(Self-Assembled Monolayer:SAM)は、固体表面上に有機分子が自発的に集合して形成される、緻密かつ配向が揃った分子層 1 層分の結晶膜である[1]。SAM は、材料表面に粘着性や濡れ性といったさまざまな特性や機能を与えることが出来る。加えて近年、有機半導体トランジスタのゲート絶縁膜に SAM を用い、数 nm の極薄膜厚領域において優れた絶縁特性が報告されたことから[2]、SAM ゲート絶縁膜の電子デバイス応用の可能性が高まったと考えられる。本研究では SAM ゲート絶縁膜の可能性に注目し、層状半導体材料である二硫化モリブデン(MoS₂)をチャンネル層に用いた電界効果トランジスタ(FET)を作製したので報告する[3]。

【実験方法】熱酸化した SiO₂(400nm)/S 基板上に、フォトリソグラフィーを用いて Al(80nm)gate 電極を作製した。続いて lift-off プロセスによって、Al 上に Au(20nm)パッドを形成した。その後、Au(40nm)/Al(10nm)の source/drain コンタクトを lift-off によって作製した。Al は Au と SiO₂ との密着層として用いた。Gate と source/drain の間には、7μm のギャップがありオーバーラップは無い。その後、酸素プラズマ(プラズマパワー300 W、真空度 300 mTorr、酸素流量 100 sccm、照射時間 20 min)を基板に照射し、Al 表面に AlO_x とヒドロキシル基を形成した。続いて、SAM(オクタデシルホスホン酸)を 2-プロパノールに 5mM 溶かした溶液に基板を 1 時間浸漬し、SAM を AlO_x 上に形成した[2]。浸漬後に、2-プロパノールで基板を洗浄し、窒素ブローを行った後、ホットプレートで 100 °C、10 分間乾燥させた。次に、MoS₂ を剥離法によって、基板上に転写した。PDMS とマスクアライナを用いる事で、MoS₂ をパターンニングした基板上に転写した[4]。最後に、窒素雰囲気中、140 °C、30 分間の熱処理を行った。図 1 に、作製プロセスとデバイス構造を示す。

【実験結果】図 2 に、作製した MoS₂ FET の I_d-V_g 特性および I_g-V_g 特性を示す。I_d-V_g 特性のヒステリシスは認められず、サブスレッショルドスロープ(SS)は 69 mV/dec であることから、良好な界面

特性が MoS₂/SAM 構造を用いて実現することができた。またゲート電流は、ゲート電圧 2 V において 2×10^{-13} A を得た。SAM ゲート絶縁膜の極薄膜厚かつ優れた絶縁特性によって、2V 電圧駆動 MoS₂ FET を実現した。詳細は当日報告する。

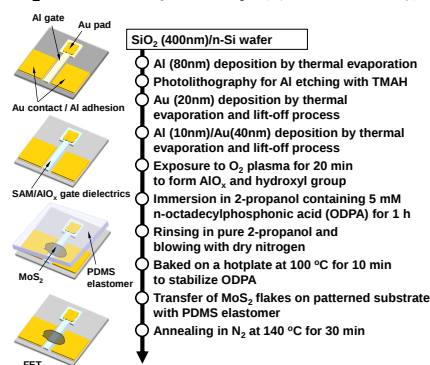


Fig.1 Process flow and device structure.

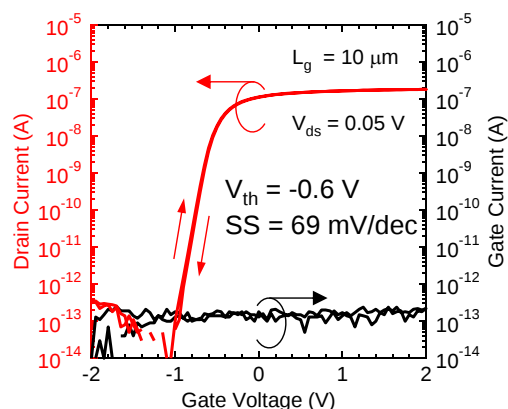


Fig.2 Transfer characteristics of MoS₂ FET with SAM-based gate dielectrics.

【参考文献】

- [1] J. C. Love et al., Chem. Rev. 105, 1103 (2005).
- [2] H. Klauk et al., Nature 445, 745 (2007).
- [3] B. Radisavljevic et al., Nature Nanotech. 6, 147 (2011).
- [4] A. C. Gomez et al., 2D Mater. 1, 011002 (2014).

【謝辞】本研究は、科研費研究活動スタート支援(15H06204)により実施された。またデバイス作製は、東京工業大学の角嶋邦之准教授、若林整教授、筒井一生教授にご協力いただいた。