

PLD によるルチル型 TiO_2/Ge 作製条件の検討

Optimization of growth conditions of rutile type TiO_2 on Ge by PLD

○鈴木 良尚^{1,2}, 長田 貴弘^{2*}, 山下 良之², 生田目 俊秀², 小椋 厚志¹, 知京 豊裕²

(1. 明治大学, 2. 物材機構 WPI-MANA)

○Y. Suzuki^{1,2}, T. Nagata^{2*}, Y. Yamashita², T. Nabatame², A. Ogura¹ and T. Chikyow²

(1.Meiji Univ. 2.NIMS WPI-MANA)

*E-mail: NAGATA.Takahiro@nims.go.jp

近年、 Si/SiO_2 MOS デバイスの微細化の限界がおとずれ、更なる高機能化を実現するチャネル材料の候補として Si より移動度が高い Ge が注目されている。しかし、high-k/Ge 界面では高密度の欠陥形成と低誘電率自然酸化膜の形成が問題となっている。そこで、誘電率が高く ($\epsilon > 80$)、 GeO_x の生成エネルギーに比べ低い生成エネルギーを有するルチル型 TiO_2 を絶縁膜として検討した。これまでにレーザアブレーション(PLD)法により基板温度 450°C 、レーザ密度 0.70 J/cm^2 (0.37 nm/min) の条件で Ge 上にルチル型 TiO_2 の成長を確認している[1]。しかし、電気測定の結果、絶縁膜表面のラフネス及び酸素欠損によりリーク電流が抑制できない。そこで本研究では、PLD による Ge 基板上のルチル型 TiO_2 薄膜の成長条件をレーザ密度及び基板温度の観点より検討した結果を報告する。

基板は、p-type Ge(100) を使い、超高真空中、基板温度 420°C で 20 分間のアニール処理により自然酸化膜を除去した。その後、PLD 法で基板温度を $450, 420, 390^\circ\text{C}$ 、レーザ密度を $0.70, 0.35, 0.17 \text{ J/cm}^2$ ($1.4, 0.80, 0.35 \text{ nm/min}$) と変化させ TiO_2 膜を堆積させた。試料の上部及び下部には、電気測定用の Ru 電極を DC スパッタ法により作製した。物性評価は AFM, XRD, XPS, I-V, C-V 測定にて行った。

GeO_x は 420°C 付近に分解・脱離温度があり、XPS 測定の結果、基板温度の上昇に伴い Ge の TiO_2 中への拡散量が増大していることが確認された。さらに、図 1 に示す表面粗さ(RMS)と結晶性(XRD ピークの半値幅:FWHM)の基板温度依存性から、 420°C より高い温度では傾向が大きく変化しており、Ge の拡散が TiO_2 膜の成長に影響していると考えられる。今回の条件では成膜温度が 420°C 以下において RMS の値が抑制されエネルギー密度が 0.70 J/cm^2 の条件で結晶性の良い薄膜が得られた。さらに、酸素アニール後、基板温度が高い試料において、酸素欠損の補償が効果的に確認されたため、レーザ密度 0.70 J/cm^2 及び基板温度 420°C の条件下で成膜をした後に酸素アニールを行うことが TiO_2 成膜において望ましいと結論付けた。講演では電気特性の結果についても報告する。

[1] T. NAGATA et al. Thin Solid Films. 591, 105(2015).

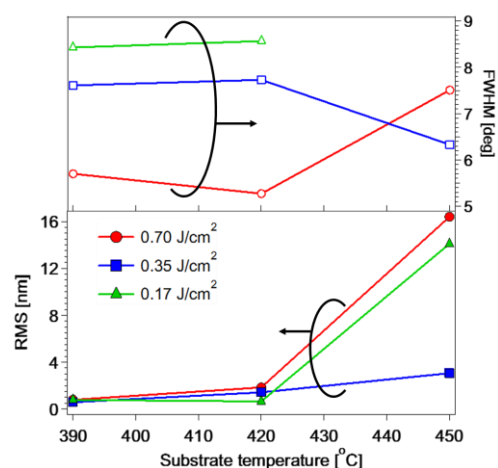


Fig. 1. Substrate temperature dependences of RMS and FWHM values at several laser densities.