

結晶シリコンチャネル FinFET と集積可能な多結晶シリコンチャネル FinFET を用いた高信頼・コンパクトな PUF 回路とその評価方法

Reliable and Compact PUF Circuitry Using Poly-Crystalline-Si Channel FinFET Co-Integrated with Crystalline-Si Channel FinFET and Its Evaluation Method

○大内 真一、柳 永勲、堀 洋平、入沢 寿史、更田 裕司、森田 行則、右田 真司、森 貴洋、中川 格、塚田 順一、小池 汎平、昌原 明植、松川 貴 (産総研)

○S. O'uchi, Y.X. Liu, Y. Hori, T. Irisawa, H. Fuketa, Y. Morita, S. Migita, T. Mori, T. Nakagawa, J. Tsukada, H. Koike, M. Masahara, and T. Matsukawa (AIST)

E-mail: shinichi.ouchi@aist.go.jp

【はじめに】PUF(Physically Unclonable Function)は、チップ固有の ID や暗号秘密鍵を、デバイスばらつきを増幅して発生させる回路ブロックである。本研究では、ロジックトランジスタとして使われる結晶 Si チャネル FinFET と同一のプロセスで作製可能な多結晶 Si チャネル FinFET を用いた、ロジック回路と共に同一基板上に集積可能な SRAM-PUF 回路を提案する。多結晶素子は、通常のロジックトランジスタに比べて大きなばらつきを持っており、雑音の影響を受けやすい PUF 回路動作を安定化する。同一プロセスで作製された結晶・多結晶の両素子、及びそれぞれによって構成される SRAM テスト回路を試作し、系統的比較により SRAM-PUF 回路における性能を評価した。評価にあたっては、SRAM-PUF に関するノイズマージンを新たに定義し用いた。結果として、多結晶素子による SRAM-PUF は、イントラ PUF ハミング距離を 1/3.4 とするような動作安定性向上を実現することが示唆された。

【実験】図 1 に、試作した多結晶 Si チャネル FinFET、およびそのコントロールとして試作した単結晶 Si チャネル FinFET の断面写真を示す。ここで、両素子の工程は、初期段階の多結晶 Si 薄膜形成を除き同一である[1]。作製した素子より得られた閾値電圧ばらつきに関する標準偏差 (図 2) に対応し、多結晶素子からなる SRAM テスト回路における電源スイープに対する応答(図 3)は、単結晶の場合よりも多様性に富んでいる。

【安定性に関する評価】この差異を系統的・定量的に評価するために、SRAM-PUF のノイズマージンを図 4 のように新たに定義し、同様に種々の雑音を代表する等価雑音源との比較によって、素子試作結果を反映した安定性を見積もりを行った。SRAM-PUF 回路の動作は、閾値ばらつきにより誘起される回路の非対称性と動作時の外来ノイズの大小関係により決まる。結果として、図 5 に示すように、多結晶素子の SRAM-PUF セルは、単結晶素子の場合に比べて、イントラハミング距離を 1/3.4 に低減させることが示唆された。これと同等のハミング距離を単結晶素子のみで実現するために多数決回路[2]を導入すると 7 回の投票が必要となるため、多結晶素子は、128 ビット実装の場合、この 7 回投票操作に必要な 15k トランジスタに相当する回路規模削減効果を持っていることになる。

【参考文献】 [1] Y.X. Liu *et al.*, IEEE Trans. ED, 59, p. 573 (2012). [2] S.K. Mathew *et al.*, ISSCC, p. 278 (2014).

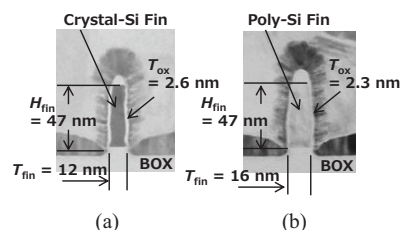


Fig. 1. Cross-sectional views of fabricated crystal-Si FinFET (a) and poly-Si FinFET (b), where target L_g is 120 nm.

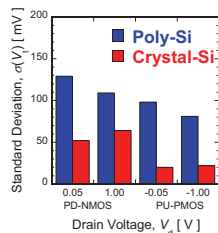


Fig. 2. Measured standard deviation of V_t .

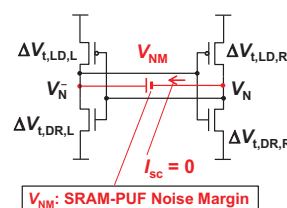


Fig. 4. Definitions of noise margin for the SRAM-PUF cell.

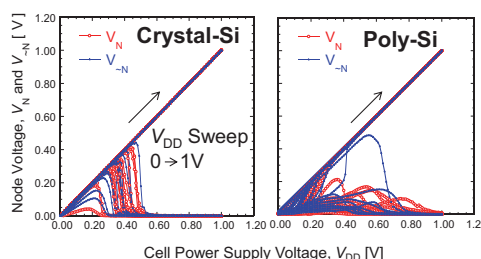


Fig. 3. Measured bit observing operation in crystal- and poly-Si SRAM-PUF cell TEG.

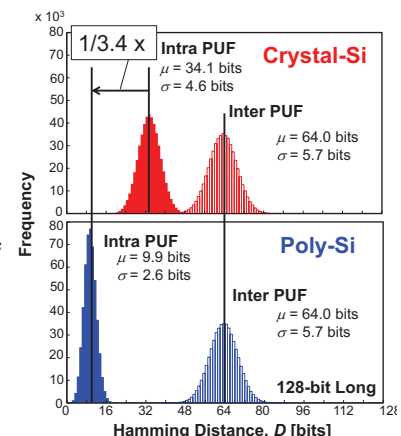


Fig. 5. Inter PUF and intra PUF hamming distance of 128-bit PUF-cell blocks, projecting measurement. An equivalent noise source was introduced: 6σ of single random-noise amplitude was 0.1 V, 10% of V_{DD} .