



集積化脳神経プローブシステムの過熱保護用温度検出回路の設計

Design of Over-temperature Protection Circuit with Temperature Detector for Intelligent Neural Probe System

○(MIC)西野悟¹、谷卓治²、岩上卓磨²、伊藤圭汰²、宇野正真²、後藤竜也²、竹澤好樹⁴、
清山浩司¹、田中徹^{2,3}

(1.長崎総科大、2.東北大院工、3. 東北大院医工、4.東北大工)

○(MIC)Satoru Nishino¹, Takaharu Tani², Takuma Iwagami², Keita Ito², Shoma Uno², Tatsuya Goto²,
Yoshiki Takezawa⁴, Koji Kiyoyama¹, and Tetsu Tanaka^{2,3}

(Nagasaki Institute of Applied Science¹, Dept. of Bioengineering and Robotics², Tohoku Univ.,
Dept. of Biomedical Engineering³, School of Engineering⁴, Tohoku Univ.)

E-mail: s1211009@campus.nias.ac.jp, KIYOYAMA_Koji@NiAS.ac.jp

1. 序論

半導体技術の進歩により脳疾患治療、脳機能の解明や Brain-Machine Interface(BMI)などの研究が盛んに行われている。脳波をはじめとする生体信号計測の高度化の要求は強く、計測信号の多極化、多電極化、機能の高性能化に向けた取り組みが行われている。我々は、種々の脳波を記録できる多機能集積化脳神経プローブシステムの開発を進めている。生体に装着または埋植して長期記録・刺激を行うデバイスでは、高性能化が招く消費電力増加による発熱が細胞にダメージを与えないよう監視・保護する機能が必要となる。本稿では脳神経プローブシステムの発熱による生体へのダメージを防ぐことを目的とした過熱保護に用いる温度検出回路の構成を提案し、その動作について述べる。

2. 温度検出回路の構成および動作検証

温度検出は、人間の体温をはじめ様々な機器に実装され、目的に応じて利用されている[1-3]。能動埋込医療機器の発熱特性に関しては、機器が体内に埋め込まれた状態において通常運転及び1箇所故障が発生した状態で機器の表面温度は体温(37°C)から温度上昇 2°C以内という指針がある(経済産業省 2007年: 体内埋め込み形能動型機器分野の開発ガイドライン ISO14708-1)。半導体集積回路を用いて構成される神経プローブでは、LSI 表面の温度検出に、リング発振器の発振周波数の温度依存 [2]や、PN 接合の順方向電圧の温度依存性[3]を使用する方式が提案されている。両方式の温度分解能及び回路面積を比較検討し、本研究では PN 接合の温度係数を温度検出に利用した。Fig.1 に温度検出回路の概略図を示す。温度検出回路は、PNP トランジスタを用いた Band Gap Reference(BGR)回路、電圧-電流変換回路(V/I)、差動増幅回路(IA)で構成される。温度検出は、BRG により温度依存性が小さい電圧 V_w 及び依存性が大きい電圧 V_{wo} を生成して電位差を IA で増幅後 V_{TE} がアナログ-デジタル変換される事により得られる。IA は電位差の増幅に加え電位のレベルシフトの役割も担っている。CMOS 0.18 μ m 1-Poly 6-Metal triple-well テクノロジパラメータを用いて HSPICE で設計・解析した温度検出回路のシミュレーション結果を Fig.2 に示す。この結果は電源電圧 1.8V、温度条件

20~80°C、IA の利得 4 倍で出力基準電圧 $V_{REF}=0.7V$ としている。左縦軸は V_w 及び V_{wo} の電圧値(V)、右縦軸は V_{TE} である。この結果から提案する回路構成によりデバイスの温度変化は、 V_w 及び V_{wo} の電位差が IA で増幅され基準電圧にシフトして得られる事が確認できる。

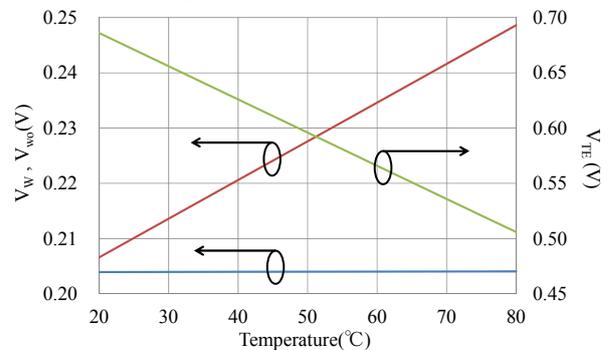


Fig. 2. Result of temperature detection linearity.

3. 結論および謝辞

多機能集積化脳神経プローブシステムの構成要素である過熱保護回路において、その中心となる温度検出回路の設計と解析を述べた。回路動作及び性能は発表で詳説する。

本研究の一部は株式会社半導体理工学研究センター(STARC)の援助を受け行われた。また、本チップの設計は東京大学大規模集積システム設計教育研究センター(VDEC)を通し日本ケイデンス株式会社、シノプシス株式会社およびメンター株式会社の協力で行われたものである。

参考文献

- [1] Tonny Heng Yew Ling et al., Proc. of IEEE International Conf. on Intelligent Systems, Modelling and Simulation (ISMS) 2015, pp.16-20.
- [2] A. Vaz et al., IEEE Trans. on Circuits and Systems, Vol.57, No.2, pp.95-99, Feb. 2010.
- [3] Chih-Lin Chen et al., Proc. of IEEE International Symp. on Circuits and Systems (ISCAS) 2012, pp.1991-1994.

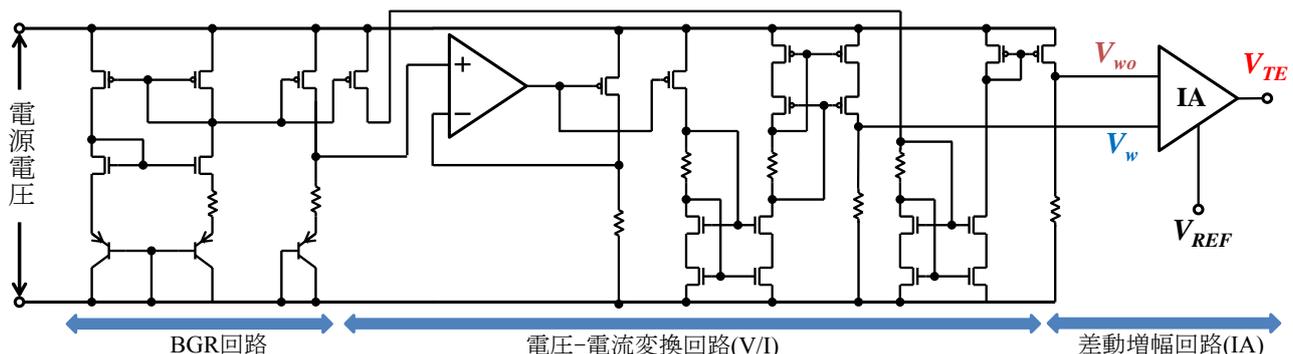


Fig. 1. Simplified circuit diagram of the temperature sensor.