

Si (001) 上の 3C-SiC エピ膜形成および積層欠陥生成過程の断面 TEM 解析

Growth of 3C-SiC films on Si(001) and formation of stacking faults studied by X-TEM

○山崎 順¹、石田 篤志²、秋山賢輔³、平林康男³ (1. 阪大電顕セ、2. 名大工、3. 神奈川県産技セ)°Jun Yamasaki¹, Atsushi Ishida², Kensuke Akiyama³, Yasuo Hirabayashi³

(1.Osaka Univ., 2.Nagoya Univ., 3.Kanagawa Ind. Tech. Ctr.)

E-mail: yamasaki@uhvem.osaka-u.ac.jp

3C-SiC は Si 基板の炭化プロセスによるエピタキシャル成長が可能[1,2]であり、高いチャネル移動度を示すことから中耐圧高速デバイスへの応用が期待される。実用化に向けての問題点は、基板との格子定数差と熱膨張係数差によって生じる高密度の積層欠陥である。これまで我々は 3C-SiC/Si(001)界面の原子配列を収差補正 TEM で解明し[3]、積層欠陥と界面ステップの関連性を格子歪みの観点から説明することに成功している[4]。そこから導かれる結論として、Si(001)基板上のエピタキシャル 3C-SiC 薄膜には積層欠陥発生の臨界膜厚があり、界面ラフネスをきっかけとして膜表面に向かって形成されると推測される。本研究では収差補正 TEM を駆使したナノ計測を行い、エピタキシャル膜形成過程および積層欠陥発生過程をより詳細に解明することを目的とした。

アセチレンガスの熱分解による Si(001)基板の炭化プロセスを、915-1000°Cの範囲で 4 通りの熱処理条件の下に行った試料を作製した。断面 TEM 観察用に薄膜化処理を行い、試料構造が重畳投影される影響を避けるために試料厚さ 10nm 以下の領域だけを慎重に選んで積層欠陥の計測を行った。また像のフーリエフィルタリングと組み合わせた界面計測を行い、膜厚、界面ラフネス、膜形態の変化を計測した。

最も低温(915°C)で作製した試料を観察した結果、炭化プロセス初期には一様膜ではなく数 nm サイズの島状 SiC が形成されることが判明した(図 1)。積層欠陥に該当する格子の乱れを既に含んでおり(矢印)、また Si 基板との間に 1nm 以下程度のラフネスがあることが判明した。このことから、島状構造形成の時点で既に積層欠陥形成の臨界膜厚を超えていると考えられる。また各試料間で比較した結果、島状 SiC は基板奥方向にはゆっくりと、横方向には速く成長し、一様膜へと成長した段階で奥方向への成長が止まることが計測された。この結果は、表面でのガス分解により供給される炭素原子が、SiC 膜内部を通過するのではなく Si との間の界面拡散を通じて膜形成を推進することを意味する。同時に、島状構造の核形成密度を増やして臨界膜厚に達する前に膜状構造へと遷移させることができれば、積層欠陥を大幅に低減できる可能性を示唆している。

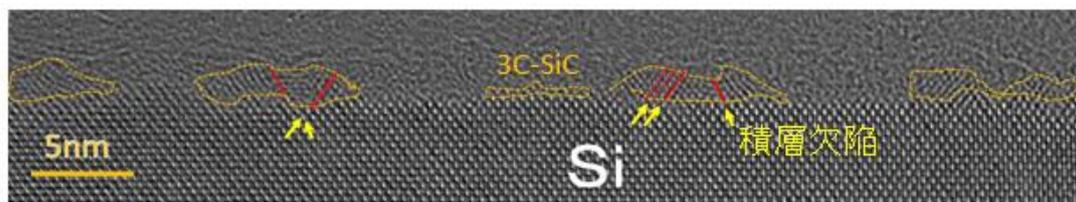


図 1 炭化初期試料の収差補正 TEM 像

- [1] Y. Hirabayashi, *et al.*, J. Cryst. Growth (1993) 369-374.
- [2] Y. Hirabayashi, *et al.*, Mat. Sci. Forum (2009) 247-250.
- [3] S. Inamoto, J. Yamasaki, *et al.*, Philos. Mag. Lett., 91 (2011) 632-639.
- [4] J. Yamasaki, *et al.*, J. Appl. Phys. D, 45 (2012) 494002_1-8.