

SiC MOS デバイスにおけるゲートリーク伝導機構と正孔捕獲挙動の相関

Relationship between Gate Leakage Conduction and Hole Trapping Characteristics in SiC MOS Devices

○勝 義仁、チャンタパン アタウット、細井 卓治、志村 考功、渡部 平司 (阪大院工)

○Yoshihito Katsu, Atthawut Chanthaphan, Takuji Hosoi,

Takayoshi Shimura, Heiji Watanabe (Osaka Univ.)

E-mail: katsu@asf.mls.eng.osaka-u.ac.jp

【はじめに】熱酸化 SiO₂/SiC 界面には高密度の界面欠陥が存在し、SiC パワーMOSFET の移動度劣化や閾値電圧変動の要因となっている。現在、熱酸化 SiO₂/SiC 界面に窒素を導入し界面特性改善を図るのが一般的であるが、その一方で界面窒化処理のキャリアトラップ生成への影響が懸念されている[1]。我々はこれまで n 型 SiC 基板上に作製した MOS キャパシタに対して紫外光照射下で定電圧ストレス試験を行い、界面特性向上が見られないほどの軽微な界面窒化処理でも正孔トラップ生成が促進されることを報告してきた[2]。本研究では、仕事関数の異なるゲート電極を有する MOS キャパシタを p 型基板上に作製し、正孔捕獲挙動とゲートリーク電流との相関について調べたので報告する。

【実験及び結果】p 型 4H-SiC(0001)基板上にドライ O₂ 酸化で約 15 nm の熱酸化膜を形成し、1400°C で 30 分間の N₂ 雰囲気中アニール処理を施すことで SiO₂/SiC 界面に窒素を導入した[3]。次に、同一基板上に Al 及び Ni 電極を形成して MOS キャパシタを作製した。容量-電圧 (C-V) 特性と電流-電圧 (I-V) 特性をそれぞれ図 1 と図 2 に示す。Al と Ni の仕事関数の違いによってフラットバンド電圧が約 0.4 V 異なることがわかり、またどちらの試料でも Fowler-Nordheim (F-N) トンネル電流が観測された。ここで、Ni 電極試料の方がより大きな負バイアスで F-N 電流が流れはじめるが、フラットバンド電圧が正バイアス側にある Ni 電極試料の方が酸化膜電界は大きいことを考慮すると、基板からの正孔電流ではなくゲート電極からの電子電流がリーク電流として支配的であると考えられる。また、MOS キャパシタに対してゲート電圧-13 V (電界 ~6 MV/cm) の定電圧ストレスを印加した際のフラットバンド電圧シフトの時間変化を図 3 に示す。正孔捕獲に起因する負方向シフトが見られ、その大きさは同条件で作製した n 型 MOS キャパシタに対する紫外光照射下での正孔注入試験とほぼ同程度となったことから、紫外光照射を利用した正孔注入挙動評価の有用性が確認できた。一方、今回のストレス電圧下では、Al 電極試料のみゲート電極からの電子電流が流れている (Fig.2 参照) にも関わらず、Ni 電極試料と同様のシフトを示していることから、ゲート電極からの電子電流は正孔捕獲挙動にほとんど影響しないことがわかった。

[1] J. Rozen *et al.*, J. Appl. Phys. **105**, 124506 (2009).

[2] 勝 他, 第 76 回応用物理学会秋季学術講演会 16a-1A-9.

[3] A. Chanthaphan *et al.*, AIP Adv. **5**, 097134 (2015).

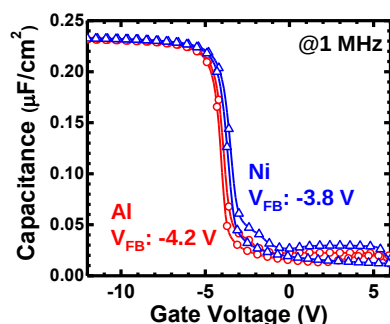


Fig. 1 C-V characteristics of p-type SiC MOS capacitor with Al or Ni metal gate.

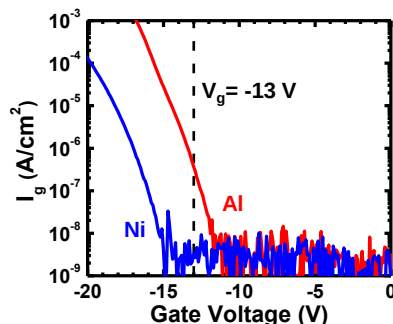


Fig. 2 I-V characteristics of p-type SiC-MOS capacitor with Al or Ni metal gate.

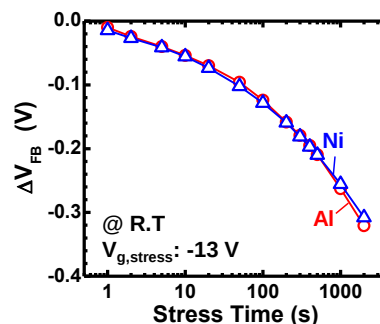


Fig. 3 Flatband voltage shift as a function of stress time. Negative gate voltage (-13 V) was applied to MOS capacitor with Al or Ni metal gate.