

SiC-MOSFET の SPICE 用ドレイン電流モデル

A Drain Current Model for SPICE Simulation of SiC-MOSFETs

九州産業大学 工学部 ○鶴留亮太、山崎武、前川凌雅、濱雄介、村上英一

Kyushu Sangyo Univ., ○Ryota Tsurudome, Takeshi Yamasaki, Ryoga Maekawa, Yusuke Hama,
and Eiichi Murakami E-mail:k15gti09@st.kyusan-u.ac.jp

1. 緒言

近年、Si は物性的限界を向かえており、次世代のパワーデバイスとして低抵抗・高耐圧・高速スイッチングが可能な SiC-MOSFET の研究開発がなされている。しかし、SiC-MOSFET の電流式が完全に定式化されておらず、SPICE シミュレーション用モデルが定まっていないことも課題として挙げられる。([1][2][3])

そこで、本研究では基本的な解析式を用いて物理ベースモデルを構築することを目的とした。

2. 実験方法

ソースメジャーユニットに 4 端子法で接続された市販の SiC-MOSFET を小型恒温槽に入れ、電圧を印加し、測定を行った。 $V_{ds}=0.05V$ 及び $V_{ds}=V_{gs}$ 時の I_{ds} - V_{gs} 特性を測定し、モデル式を基にパラメータを最小二乗法により求め、測定値と比較を行った。

3. 結果と考察

今回使用したモデル式は、

$$I_{dsl} = \mu_{eff} C_{ox} \frac{W}{L} (V_{gs} - V_{th} - \frac{m}{2} V'_{ds}) V'_{ds} \quad \dots (1)$$

$$I_{dsat} = \mu_{eff} C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2 \quad \dots (2)$$

である。よく知られた Si の式と異なるのは界面準位によるクーロン散乱を $1/\mu_{eff}=1/\mu_c+1/\mu_0$ として取り入れている点である。また、縦型 MOSFET 特有のドレイン抵抗が横型 MOSFET より高いため $V'_{ds} = V_{ds} - R_d I_{dsl}$ と表している。これらの式を基に最小二乗法を用いて、パラメータの抽出を行った。

図 1 は線形領域($V_{ds}=0.05V$)における I_{ds} - V_{gs} 特性の温度依存性(室温~200℃)を示すグラフで、測定値とよく一致した。この特性において低電界ではクーロン散乱が支配的で、高温にするにつれ電流値が上昇しており、高電界ではフォノン散乱が支配的になり、電流値が減少していると考えている。

また、図 2 は飽和領域($V_{ds}=V_{gs}$)における I_{ds} - V_{gs} 特性の温度依存性で、線形同様、測定値とよく一致している。この特性では、閾値電圧 V_{th} の温度依存性により電流値が上昇していることが分かった。

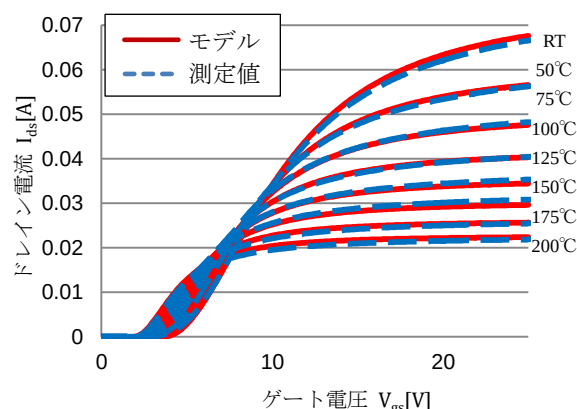


図 1. I_{ds} - V_{gs} 特性の温度依存性(線形領域)

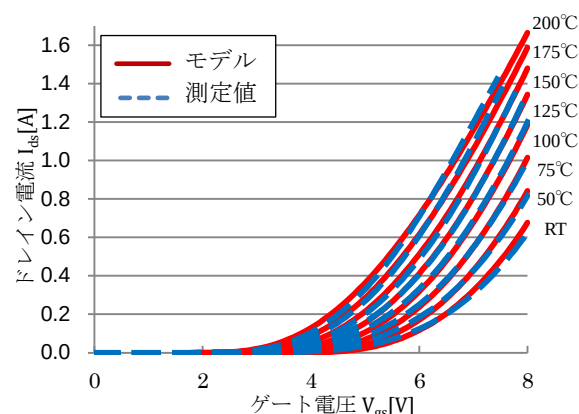


図 2. I_{ds} - V_{gs} 特性の温度依存性(飽和領域)

ただし、 I_{ds} - V_{ds} 特性を表現するために V_{ds} に依存する $R_d(V_{ds})$ のモデル化が課題である。この点に関する検討結果も合わせて報告する。

4. まとめ

SiC-MOSFET における I_{ds} - V_{gs} 特性の温度依存性をクーロン散乱やフォノン散乱などの物理現象を取り入れてモデル化を行った。室温から 200℃ までの温度領域で測定値とよく一致した結果が得られた。

<引用文献>

- [1] H. A. Mantooth, et al., IEEE T-ED 62, 423, (2015)
- [2] R. Fu, et al., IEEE T-TA 48, 181 (2012)
- [3] R. Krasus, et al., IEEE T-PE (early access)