

SiC-MOSFET のスイッチング動作による劣化(AC-PBTI)

Gradation of SiC-MOSFETs by switching operation(AC-PBTI)

九州産業大学 工学部 ○古市貴大、交易場良輔、霧爽稀、村上英一

Kyushu Sangyo Univ., ○Takahiro Furuichi, Ryosuke Koekiba, Sawaki Tsuru,
and Eiichi Murakami

k15gti15@st.kyusan-u.ac.jp

1. 緒言

SiC-MOSFET は Si にかわるパワーデバイスとして大いに期待されているが、高温動作で新たに界面トラップや膜中トラップが発生し特性が劣化することが課題である。しかし、最近逆バイアスでの回復性も報告されている。[1]

そこで本研究では、実使用に対応するスイッチング(AC)動作での劣化を実測した。

2. 研究方法

市販の SiC-MOSFET を小型恒温槽に入れ、ストレス印可、及び、測定を行った。DC-PBTI(劣化と回復)、AC-PBTI(1kHz,Duty 依存)の 2 通りを検討した。

3. 結果と考察

DC-PBTI において、ゲートにストレスを 35[V] かけたのちに、リカバリとして $V_{gs} = -10[V]$ をかけたところ、図 1 に示すように 1 秒の時点で大きく回復し 3000 秒でほぼ初期の位置まで回復した。これはストレス時にゲート絶縁膜に電子がトラップし、リカバリ時に逆バイアスをかけることで電子がデトラップしたと考えられる。

AC-PBTI では Duty 比を変えることで劣化が減少することが分かり、さらに OFF 時に -5[V] をかけることで Duty 比 90[%]でも劣化を大きく抑制できる結果が得られた。(図 2)

また、電子のトラップ・デトラップによる劣化・回復を、Si でよく知られた RC 回路の充放電に対応する等価回路モデル[2][3]で検討した。デトラップの時定数 $\tau_e \ll$ トラップ時定数 τ_c である場合に、 $V_{gs}(\text{OFF}) = -5V$ の場合の Duty 比依存性が得られることを確認した。

4. まとめ

DC ストレスの劣化後に逆バイアスをかけることで回復する結果が得られた。

また、AC ストレス時に OFF 時の V_{gs} を負にすると Duty 比が高くても劣化が大きく抑制されることが分かった。これは、デトラップの時定数がトラップの時定数より短いことで理解できる。

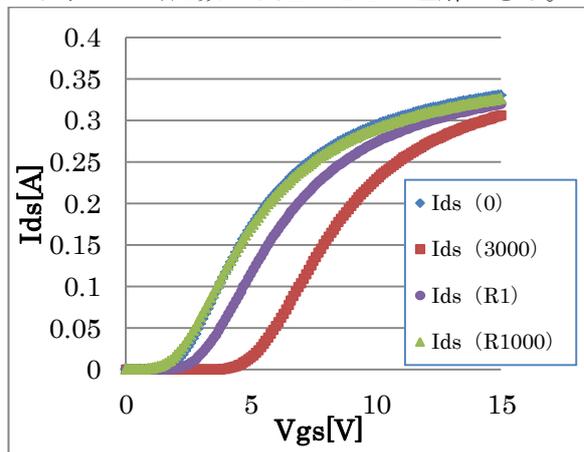


図 1 PBTI ストレス・リカバリ試験

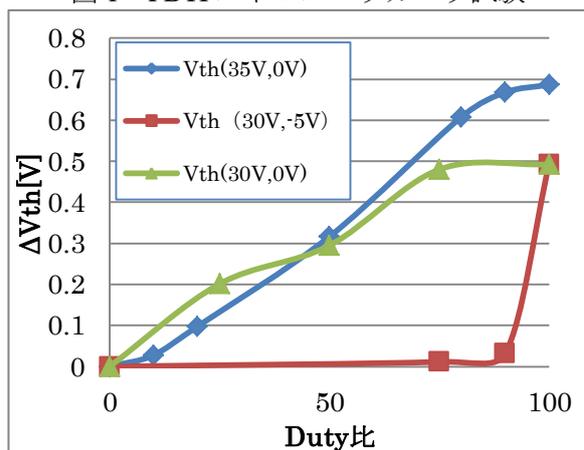


図 2 AC ストレスによる劣化の Duty 依存性

参考文献

- [1] H.Yano, et al., IEEE T-ED 62, 324(2015).
- [2] K.Zhao, et al., IRPS 2011. 4A.3. 1.
- [3] E.Murakami, et al., IEEE T-ED 62, 3581(2015).