

薄膜太陽電池応用に向けた電気化学インピーダンス法による堆積時のスパッタダメージの定量化

Quantification of sputtering damage during deposition on a substrate using electrochemical impedance spectroscopy for thin film solar cells

東京理科大学 理工/総研,
○中井洋志¹⁾, 坂倉秀徳¹⁾, 川出大祐¹⁾, Hüseyin Sarı²⁾, 板垣昌幸¹⁾, 杉山睦¹⁾
Faculty of Science & Technology / RIST, Tokyo Univ. of Science¹⁾,
Faculty of Engineering, Ankara University²⁾
°H. Nakai, H. Sakakura, D. Kawade, H. Sarı, M. Itagaki, M. Sugiyama.
E-mail: optoelec@rs.noda.tus.ac.jp

【はじめに】 スパッタ法は、大面積で均一に成膜が可能であるため、太陽電池や液晶ディスプレイの作製などに広く用いられている。しかしスパッタ法の欠点として、半導体界面にスパッタダメージを与えることにより界面に多くの欠陥が形成されてしまうことが定性的に広く知られている[1]。我々はこれまでスパッタ法による NiO/ZnO ヘテロ接合透明太陽電池の試作を行ってきたが[2,3]、発電効率は伸び悩んでおり、その一因はスパッタダメージであると推測される。そこで今回は、接合界面に形成した欠陥の定量化を目的に、電気化学インピーダンス(EIS)法を用いて、薄膜堆積時のスパッタダメージ成分を算出することで、スパッタ条件とデバイス特性の相関を検討した。

【実験方法】 スパッタダメージの解析を容易にするため、均一で理想的な界面をもつ Si⁺/SiO₂ 上に RF リアクティブスパッタ法を用いて NiO 薄膜を、ターゲット-基板間距離(T-S)を変えて堆積した。その後 EIS 法を用いて、室温、暗条件下で交流印加電圧の振幅を 1V、測定周波数を 0.1Hz~10MHz と変化させて測定を行った。またフィッティングを行うことで、CPE-p を算出した。ここで CPE-p とは EIS 法で求められる pn 界面の欠陥の量と関係する値であり、0~1 の値をとり、1 に近いほど欠陥の量が少ないと推測できる[4]。

【結果及び考察】 図 1 に Si⁺/SiO₂/NiO 構造の予測される等価回路とナイキスト線図を示す。ここで Si⁺/SiO₂ 界面の抵抗と容量を R_{Si/SiO2}、C_{Si/SiO2} とし、SiO₂/NiO 界面の抵抗と界面の不均一さを定量的に示す容量を R_{SiO2/NiO}、CPE_{SiO2/NiO} とした。次に表 1 に NiO スパッタ時の T-S を変化させた時の CPE-p の値を示す。T-S を大きくすることで CPE-p の値は大きくなっている。これは、基板をプラズマ源から遠ざけることで、プラズマの衝撃を緩和し、結晶粒界や点欠陥の形成が抑制されたためであると推測できる。

【謝辞】 本研究の一部は、東京理科大学重点課題特別研究推進、東京理科大学総合研究院太陽光発電技術研究部門の援助を受けた。

【参考文献】 [1] K.Tominaga, et al., JJAP. **24** (1985) 944. [2] Our gourp, JJAP **52** (2013) 021102. [3] Our gourp, JAP **116** (2014) 163108. [4] Our group EA **131** (2014) 236.

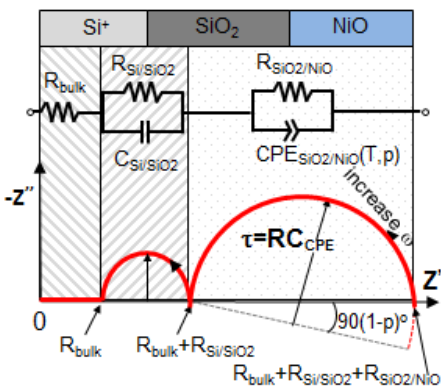


図1 Si⁺/SiO₂/NiO 構造の等価回路とナイキスト線図

表 1 基板-ターゲット間距離と CPE-p の関係

Distance [cm]	17.0	21.2	24.5
CPE-p	0.69	0.71	0.85