

コンダクタンス法による二硫化モリブデン MOS 界面特性評価 Investigation of MoS₂ MOS interfacial properties by the conductance method

○小澤 悠平^{1,2}、竹中 充^{1,2}、高木 信一^{1,2} (1. 東大院工, 2. JST-CREST)

○Yuhei Ozawa^{1,2}, Mitsuru Takenaka^{1,2}, Shinichi Takagi^{1,2} (1.Univ. Tokyo, 2. JST-CREST)

E-mail: ozawa@mosfet.t.u-tokyo.ac.jp

【はじめに】近年、二次元材料の二硫化モリブデン(MoS₂)に注目が集まっている。グラフェンとは異なり、バンドギャップを持つ半導体材料であり、薄層においても高い移動度を有する良好な MOSFET 動作が報告されたことで、次世代 MOSFET のチャネル材料として期待されている [1][2]。MoS₂ MOSFET においては、良好な MOS 界面を形成することが極めて重要である。MoS₂ 表面には理想的にはダングリングボンドが存在しないことから、良好な MOS 界面の形成が可能であると期待される一方、ゲート絶縁膜/MoS₂ 界面特性に関する定量的な評価は充分には報告されていない。これはテープ剥離で作製した MoS₂ 素子の膜厚がゲート電圧印可時に形成される空乏層膜厚よりも極端に薄いため、Si MOS キャパシタと同様の手法での界面評価が難しいことも一因と考えられる。そこで本研究では薄膜のゲート絶縁膜(10nm)上に膜厚が 1 μm 程度の MoS₂ をテープ剥離で転写して形成した MOS キャパシタを用いて界面特性の評価を試みた。コンダクタンス法により HfO₂/MoS₂ 界面準位密度を定量的に評価したので報告する。

【実験方法】n⁺Si 基板に ALD (Atomic Layer Deposition) 装置で HfO₂ を 10nm 堆積後、テープ剥離を用いて比較的厚膜の MoS₂ を転写した。MoS₂ の膜厚はおよそ 0.8 μm ~ 1.5 μm であり、その後シャドーマスクを用いて膜厚 150 nm の Au 電極を MoS₂ 上に EB 蒸着した。Au 電極をマスクとして、SF₆ ガスを用いた ICP ドライエッチングにより MoS₂ をエッチングして、MOS キャパシタを作製した。作製したキャパシタの略図を Fig. 1 に示す。n⁺Si 基板をゲート電極として、Au を MoS₂ とのコンタクト電極として用いる構造となっている。

【実験結果】Fig. 2 に HfO₂/MoS₂ キャパシタの容量-電圧(C-V)特性を示す。今回用いた MoS₂ は n 型と考えられ、正方向のバイアス印可時に良好な蓄積が得られている。また厚膜 MoS₂ を用いたことで、空乏層容量による容量変化も明瞭に観測され、通常の Si MOS キャパシタと同様の C-V 特性を得ることに成功した。また、コンダクタンス法により測定したコンダクタンスピークから界面準位密度(D_{it})の算出も試みた。Fig. 3 に印

加電圧に対する界面準位密度を示す。HfO₂/MoS₂ 界面の界面準位密度はおよそ 6×10¹¹ cm⁻²eV⁻¹ 以下であり、良好な MOS 界面が得られることを定量的に明らかにした。

【謝辞】本研究の一部は、倉田記念日立科学技術財団の研究助成により実施した。

【参考文献】[1]B. Radisavljevic, et al. *Nat.Nanotech.* 6, 147 (2011). [2]S. Kim et al. *Nature Commun.* 3, 1011 (2012).

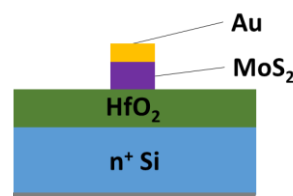


Fig. 1 Schematic of MoS₂ MOS capacitor.

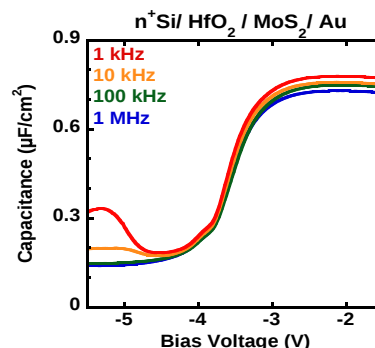


Fig. 2 C-V characteristic of MoS₂ MOS capacitor.

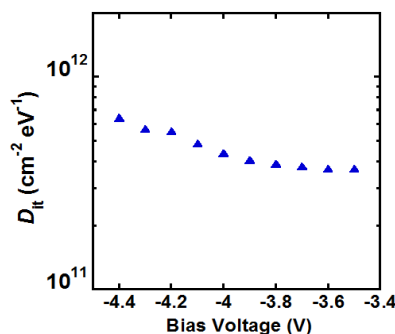


Fig. 3 Interface trap density (D_{it}) evaluated by the conductance method.