## Al<sub>2</sub>O<sub>3</sub>/SiO<sub>2</sub>界面のダイポール層の繰り返し構造を利用した 大きなフラットバンド電圧シフト(>1 V)

Large flatband voltage shift (>1 V) induced by the multiple dipole layers in Al<sub>2</sub>O<sub>3</sub>/SiO<sub>2</sub> repeated stacks

東京大学大学院工学系研究科 マテリアル工学専攻 。鎌田 啓伸, 喜多 浩之

Department of Materials Engineering, The University of Tokyo, °H. Kamata and K. Kita

## E-mail: kamata@scio.t.u-tokyo.ac.jp

[背景および目的] 一部の堆積ゲート絶縁膜では堆積膜/SiO2 界面にダイポール層が形成され<sup>11</sup>、フラットバンド電 圧(V<sub>b</sub>)のシフトをもたらす。例えば Al<sub>2</sub>O<sub>3</sub>/SiO<sub>2</sub> 界面では+0.6 V ほど、Y<sub>2</sub>O<sub>3</sub>/SiO<sub>2</sub> 界面では-0.3 V ほどのシフトを生 じると報告されているが、その制御範囲は限定的である。これに対し、ダイポール層をつくる界面を繰り返し積層 しダイポール効果を重ね合わせることで、より大きな Vtb シフトが実現できる可能性がある。これは例えばパワー MOSFET において必要とされる高いしきい電圧を、低いドープ濃度の基板上で実現する際に応用できると期待さ れる。そこで本研究では、複数のダイポール層を積層し、MOS キャパシタ上で+1V 以上の Vt シフトを実証する ことを目的として実験を行った。

[実験手順] Fig. 1 の構造における各絶縁膜界面でのダイポール効果を検証するため以下の①から④の順に逐次絶 縁膜を追加し、各段階について Au 電極を真空蒸着し CV 測定により Vn を決定した。①:p型 Si上に熱酸化 SiO₂ 膜 5.4 nm を成長した。②: Al<sub>2</sub>O<sub>3</sub> 膜 3.0 nm をスパッタリングにより製膜し 800℃にて 0.1%O<sub>2</sub>+N<sub>2</sub> 中でアニール を行った。③: EB 蒸着により Si を蒸着し 800℃にて 100%O2 中で 30 min 酸化することで、SiO2 膜 3.0 nm を成 長させた。④:さらに②と同様に Al2O3を製膜した。ただしここでは、最上部の Al2O3の膜厚を約2-7 nm の範囲 で変化させることで固定電荷の影響を推定した。最後に 400℃にて 1% H₂雰囲気中で 5 min の FGA を行った。

[結果および考察] 各サンプルの Vfb を Fig. 2 に示す。①と②の比較により、Al2O3 を SiO2 上に製膜すると Vfb が 0.5Vほど正にシフトすることがわかり、その強度が先行研究の結果と同程度であることからAl2O3/SiO2界面でダ イポール層が形成されたと考えられる。一方、②と③の比較から SiO2 を Al2O3 上に製膜した時はほとんど Vfb が 変化しなかった。成膜方法によっては SiO2/Al2O3 界面では逆向きのダイポールが生じることも報告されているが [2]、本研究では界面の混合の影響<sup>[3]</sup>などにより生成しなかったと考えられる。また、③から④において Vt は 0.7 V ほど正にシフトしたが、これは再び Al<sub>2</sub>O<sub>3</sub>/SiO<sub>2</sub> 界面でダイポール層が形成されたことによるものと考えられる。

ここで、④の最上部の Al2O3の膜厚を変化させたときの Vtb を Fig. 3 に示す。Vtb の膜厚依存性には大きく分けて 二つの領域があることがわかる。膜厚が4nm以下の領域ではVtbは次第に大きくなったが、これはこの領域では 膜厚の増加とともにダイポール層が徐々に形成される過程が観察されたと考えられる。約4nm でダイポール層が 完成すると、それ以上の領域では直線的なVbの低下が見られた。これは絶縁膜界面の正味の固定電荷が正である ためであると考えられる。従って観察された正の Vb シフトは固定電荷による影響では説明できない。このように 複数のダイポール層によるVtbシフトの効果の重ね合わせによってVtbの正方向の1V以上のシフトが可能であり、 Vfbの制御範囲が拡大できることが実証された。尚、本研究の一部は JST 研究成果最適化プログラム A-STEP 及び 日本学術振興会科研費補助金の助成により行われた。

[参考文献] [1] Y. Yamamoto et al., JJAP 46, 7251 (2007). [2] S. Hibino et al., JJAP 51, 081303 (2012). [3] J. Fei et al., SSDM2015 (Sapporo).

Au	
Al <sub>2</sub> O <sub>3</sub>	4
SiO <sub>2</sub> (3.0 nm)	3
Al <sub>2</sub> O <sub>3</sub> (3.0 nm)	2
SiO <sub>2</sub> (5.4 nm)	1
P-Si	
Al	

Fig.1. The schematic of the samples.



Fig.2. V<sub>fb</sub> of samples ① SiO<sub>2</sub>/Si, ② Al<sub>2</sub>O<sub>3</sub>/SiO<sub>2</sub>/Si, ③ SiO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>/SiO<sub>2</sub>/Si, (4)Al<sub>2</sub>O<sub>3</sub>(>4 nm)/SiO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>/SiO<sub>2</sub>/Si.



of  $V_{fb}$  for ④ shown in Fig.1.