CVD-MoS₂/SiO₂相互作用評価と完全被覆 TG によるデュアルゲート変調 Evaluation of CVD-MoS₂/SiO₂ Interaction and dual-gate modulation by fully-covered TG 東大マテリアル¹, JST-さきがけ², 〇倉林空¹, 長汐晃輔^{1,2} Tokyo Univ.¹, PRESTO-JST² 〇S. Kurabayashi¹, and, K. Nagashio^{1,2} E-mail: kurabayashi@ncd.tu-tokyo.ac.jp

1. 緒言

二次元層状半導体である MoS₂は,原子層膜 厚ゆえ短チャネル効果を抑制可能なこと,グラフ ェンと異なり intrinsic な直接遷移型バンドギャッ プ 1.8eV を有することから注目されている. Kish グラファイトに比べ天然 MoS₂ は結晶性が低いた め, CVD により結晶性の高い MoS₂ 育成を試みて きた[1].図1に示すように,CVD で成膜した MoS₂ は劈開のものに比べ PL 強度が5倍強く,半値幅 も小さいことから,CVD の方が結晶性が良いと考 えられる.一方,測定した移動度の観点からは劈 開の方が移動度が高く,過去の報告例とも一致す る.この矛盾はCVD の MoS₂が基板と相互作用し ていることに起因すると推測される.

本研究では、CVD-MoS₂を他の基板に転写し PL・ラマン計測を行い、基板との相互作用の影響 を調べた.また転写後のCVD-MoS₂においてデュ アルゲート FET を作成し、輸送特性を評価した.

2. PL•Raman による MoS₂/SiO₂相互作用評価

SiO₂/Si 基板上にCVDにより成長させた MoS₂ を PMMA/PDMS で保持後, KOH 内で SiO₂を溶か し新しく準備した SiO₂/Si 基板に転写した. 図 1(a) は, 劈開, CVD, CVD-転写の 3 種類の試料に対す る PL 測定結果である. 転写後では PL 強度が低く なり, 半値幅も 9 点平均で 76meV から 108meV と なり劈開の試料(111meV)と同程度となった. これ は基板との相互作用によるドーピングが転写に よって解消されたためと考えられる. また図 1(b) は上記の 3 種類の試料のラマンの結果である. 転 写により E_{2g} ピークが大きく変化したことがわか る. E_{2g} ピークは歪みにより変化するため[2], CVD-MoS₂は基板から歪みの影響も受けていたと 考えられる.このことから,PLの半値幅は結晶性 を評価しておらず,転写によりはじめて同一環境 下でへき開とCVDの輸送特性比較が可能となる.

3. 完全被覆 TG によるデュアルゲート変調

転写した CVD の MoS2 に対して EB リソによ り Ti/Au 電極を形成した. 金属 Y 蒸着後酸化した Y₂O₃をバッファー層とし, ALD により Al₂O₃を 28nm 堆積しゲート絶縁膜とした. CVD は 700℃ の還元雰囲気のためバックゲート SiO₂/n⁺-Si 基板 は絶縁性を失うが,転写によりデュアルゲート変 調が可能になる.図2は ID-VTG を示している.S 欠陥に起因して閾値電圧(Vtb)が大きく負に変位し ているが、V_{BG} 印加により V_{th} を計測可能範囲に 戻すことで, off 電流を計測可能となる. しかしな がら、VBG 印加によりアクセス領域を off 状態に してしまうことで on 電流が低下する. そこで, TG 電極がチャネル全体を覆うデバイスを作製し た(図 2b). V_{BG}印加による on 電流の低下無く変調 させることに成功した. VBG に対する Vth の変化 は C_{TG}/C_{BG}比で表わされ, C_{TG} = 0.265µF/cm²を得 た. Y₂O₃/Al₂O₃に対して 30nm を仮定した場合, 誘電率は 8.9 と Al₂O₃ バルクと同等の誘電率を得 ている.また、移動度は作成したデュアルゲート デバイスの中で最大 2.0cm²/Vs を得ている.

CVD-MoS₂の強い PL 強度は優れた結晶性に 起因するものではなく,基板からのドーピング等 によるものであり,輸送特性における移動度の値 とも一致した.更なる結晶性の向上が必要である. 参考文献

[1]S. Kurabayashi *et. al.*, SSEM Ext. Abst. 2015, 712[2]C. Rice *et al*, Phys. Rev. B, 2012, **85**, 161402.



図1(a)CVD 転写前後と劈開の PL 結 果. (b) CVD 転写前後と劈開のラマ ン A_{1g}及び E_{2g}ピーク位置. 図 2 (a)TG 電極がチャネルの一部を覆っているデバイスの I_D - V_{TG} . (b) TG 電極 がチャネル全体を覆っているデバイスの I_D - V_{TG} . どちらも V_{BG} を 5V 刻みで変化させた. 挿入図は SEM 画像.