

エピタキシャル Ge ナノドット含有 Si 構造を用いた Si 系熱電材料の性能向上

Thermoelectric property enhancement in Si nanoarchitecture including epitaxial Ge nanodots

°山阪司祐人¹、渡辺健太郎^{1,2}、澤野憲太郎³、竹内正太郎¹、酒井朗¹、中村芳明^{1,2}

(1. 阪大院基礎工、2. JST-CREST、3. 東京都市大総研)

°Shuto Yamasaka¹, Kentaro Watanabe^{1,2}, Kentarou Sawano³, Shotaro Takeuchi¹,Akira Sakai¹, and Yoshiaki Nakamura^{1,2}

(1. Osaka Univ., 2. JST-CREST, 3. Tokyo City Univ.)

E-mail: shu-yamasaka@nano.ee.es.osaka-u.ac.jp

【目的】熱電ナノ材料開発における最重要課題は、熱伝導率 κ の大幅な低減と、電気伝導率 σ の保持の両立である[1]。我々はこれまで、新規 Si 系熱電材料として、フォノン散乱体と電気伝導層を空間分離して導入した、エピタキシャル Ge ナノドット (ND) 含有 Si 薄膜を提案し[2]、大幅な κ 低減効果と[3]、Si 由来の高い σ 保持効果[4]を報告してきた (κ と σ の独立制御)。本研究では、ドーピング後の本ナノ構造においても、 κ と σ の独立制御性が失われず、熱電変換効率 (無次元性能指数 ZT) の向上が可能であることを実証することを目的とする。

【実験】Si(001)基板を超高真空内 ($\sim 10^{-8}$ Pa) に導入し、熱酸化 (酸素分圧 2×10^{-4} Pa、 500°C) により Si 表面上に 1 原子層 (ML) の厚みを持つ極薄 Si 酸化膜を形成した。その後 Ge を蒸着して (7-20 ML、 500°C)、エピタキシャル Ge NDs を形成し、その上に Si を蒸着して (40-376 ML、 400°C) Si 層をエピタキシャル成長した。上記の極薄 Si 酸化膜、Ge NDs、Si 層の形成過程を 1 サイクルとして繰り返し、Si 層/Ge NDs の 8 サイクル積層構造を作製した。試料へのドーピングはイオン注入法を用いた。電気特性・伝熱特性はそれぞれ Hall 測定・ 2ω 法により評価した。

【結果】図 1 は n 型の Ge NDs/SiO₂/Si 積層構造のゼーベック係数 S の測定結果である。積層構造の S はバルク Si、SiGe と同程度である。 σ の結果[4]と同様、これはフォノン散乱効果を有するエピタキシャル Ge ND が、Si 層の電気特性に影響を与えないことを示している。挿入図はドーピング前後における κ の比較であり、ドーピング後も大幅な κ 低減効果の維持を確認した。これらの結果は積層構造における κ と σ の独立制御性の維持を意味する。室温で $ZT \sim 0.07$ となり、ドーピングが最適化されたバルク Si の室温での ZT を大幅に上回った。ドーピングの最適化により、 ZT の更なる向上が可能と考えられる。

【謝辞】本研究の一部は、科研費 (25286026、15K13276)、JST-CREST の支援により行われた。

[1] Y. Nakamura *et al.*, *Nano Energy* **12**, 845 (2015). [2] S. Yamasaka *et al.*, *J. Electron. Mater.* **44**, 2015 (2015). [3] S. Yamasaka *et al.*, *Sci. Rep.* **5**, 14490 (2015). [4] 山阪司祐人 他、第 76 回応用物理学会秋季学術講演会 13p-2T-6.

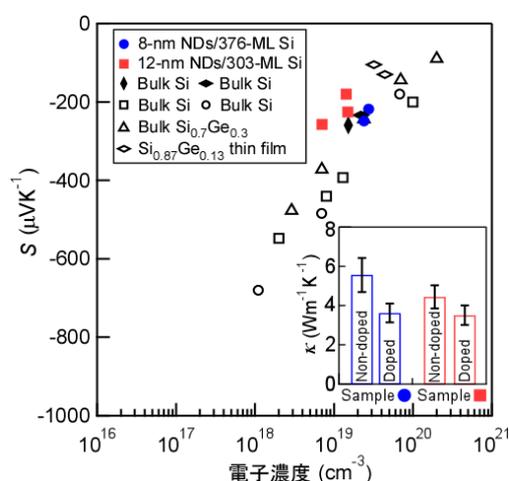


図 1: 積層構造の S 、およびイオン注入前後で比較した κ (挿入図)。