

過渡容量測定によるホモエピタキシャル成長 n 型 GaN の 深い準位密度のウェハ面内マッピング評価

Wafer mapping of deep-level trap concentration in homoepitaxial n-type GaN
by capacitance transient measurement

○堀田 昌宏¹, 成田 哲生², 加地 徹², 上杉 勉², 須田 淳¹ (1.京大院工, 2.豊田中研)

○Masahiro Horita¹, Tetsuo Narita², Tetsu Kachi², Tsutomu Uesugi², Jun Suda¹

(1.Kyoto Univ., 2.Toyota Central R&D Labs.)

E-mail: horita@semicon.kuee.kyoto-u.ac.jp

窒化ガリウム(GaN)を用いた縦型デバイスは、高耐圧・低オン抵抗・高速スイッチング特性を有する次世代パワーデバイスとして有望である。縦型パワーデバイスの作製には、耐圧維持層として n 型エピタキシャル成長 GaN 層の低濃度化が必要であり、GaN 層のウェハ面内の情報を得ることは、ウェハおよびエピ成長技術の研究開発を進める上で極めて重要である。今回、C-V 測定に加え過渡容量測定(C-t)測定をウェハ全面に対して行うことで、実効ドナー密度や電子トラップ密度のウェハ面内マッピングを得るシステムを構築し、測定を行ったので報告する。

過去の報告で、ホモエピ成長 n-GaN 層には、 $E_c-0.57$ eV に電子トラップが存在することが知られている。^[1] このトラップは、放出時定数が室温で約 100 ms であり、DLTS の専用装置を用いずとも通常の容量計(サンプリング周期 10 ms)で過渡容量が測定可能であることに着目した。測定には、HVPE GaN(0001)自立基板上に MOVPE 成長した n 型 GaN 層(膜厚 2 μm)を用い、直径 1 mm の Ni ショットキー電極を間隔 2 mm で正方格子状に配置した。これらの素子に対して、セミオートプローバーと Keysight B1500A 半導体デバイス・アナライザを用いて、C-V および C-t 測定(周波数 1 MHz)を行った。1/C²-V プロットより実効ドナー密度 N_D-N_A を、また 0 V から -10 V に変化するステップ電圧を印加し、時刻 $t=0\sim 1$ s における C-t 測定から変化容量 ΔC を測定し、 λ 効果を考慮してトラップ密度 N_T を算出した。形成した電極 102 個に対する測定所要時間は約 20 分であった。

Fig. 1 に N_D-N_A および N_T の面内分布を示す。 N_D-N_A は、1/4 ウェハの中央から周辺に向けて緩やかに減少する様子が観測された。これに対して、 N_T は N_D-N_A とは異なる分布を示した。Fig. 2 は N_D-N_A と N_T の相関図である。破線で示すように N_D-N_A の減少に伴って N_T が増加する傾向が観測されたが、一方で N_D-N_A と相関がなく大きな N_T を示す場合も散見され他の要因も関与していることが示唆される。本評価手法は、面内分布を把握し、均一性向上のヒントを得るだけでなく、面内分布を逆に利用し、各種の相関関係を明らかにすることで、トラップ起源の解明にも有用であると考えている。

[1] Y. Tokuda *et al.* Superlattices and Microstructures, 40, 268 (2006).

【謝辞】本研究は、総合科学技術・イノベーション会議の戦略的イノベーション創造プログラム(SIP)「次世代パワーエレクトロニクス-GaN 縦型パワーデバイスの基盤技術開発」(管理法人: NEDO)によって実施された。

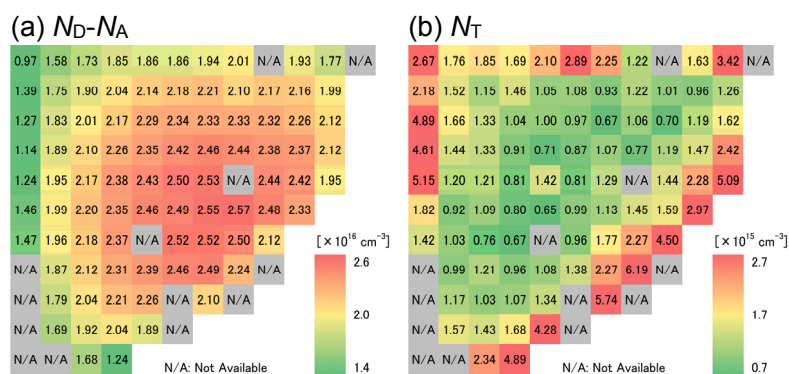


Fig. 1 Wafer mapping of (a) N_D-N_A and (b) N_T obtained from C-V and C-t measurement

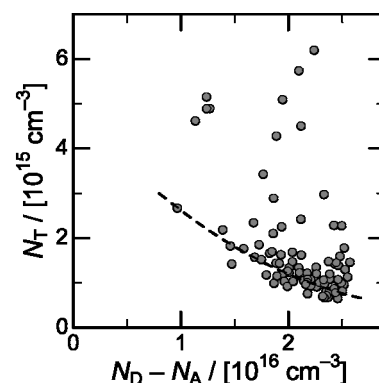


Fig. 2 Correlation diagram between N_D-N_A and N_T