Cu/WO_x平面型抵抗変化メモリの TEM その場観察

In-situ TEM observation of planar-type Cu/WO_x ReRAMs 北大院情報[○]武藤 恵、米坂 瞭太、福地 厚、有田 正志、高橋庸夫 Graduate School of IST, Hokakido Univ.,[°]Satoshi Muto, Ryota Yonesaka, Atsushi Tsurumaki-Fukuchi, Masashi Arita, and Yasuo Takahashi E-mail: <u>halbschlaf3104@eis.hokudai.ac.jp</u>

http://www.nano.eng.hokudai.ac.jp/~bukkou/index.html

【はじめに】

絶縁体を金属で挟み込むという単純な構造をもつ抵抗変化メモリ(ReRAM)は、次世代の不揮発 性メモリの候補として期待されている。しかし ReRAM の動作原理については詳しく解明されて いないことが多い。動作モデルの一つとしてフィラメントモデルが挙げられるが、その仕組みは 電極に電圧印加することで絶縁体内部に金属の導電パスができ、その形成/破断の繰り返しによ って抵抗変化が発生するというものである。これまでの我々の検討では、細線の通電破断を用い て微小ギャップを持つ平面型 ReRAM をつくり、TEM 内での電気的測定や構造変化の観察を行 ってきたが¹⁾、導電パスのできる位置の特定が困難であった。本研究ではあらかじめ電極間にギ ャップを作ることによりその問題を解消し、動作原理の解明に役立てることを目標とした。 【実験方法】

Fig.1 に作製した試料の概略を示す。SiN 基板上にナノギャップを有する Cu 電極を作製し、その上に絶縁材料として WOx をスパッタリング法により堆積させ ReRAM を作製した。この平面型 ReRAM サンプルについて、多端子電気測定用 TEM ホルダ¹⁾を用いた電流電圧測定と抵抗変化時の構造変化の観察を行った。上記の手法で作製する平面型のデバイスは、従来の FIB 加工などにより作製した縦方向デバイスに比べ、側面がエッチングによるダメージを受けない、外部に露出しない等のメリットがある。

【実験結果】

抵抗変化時の*I-V*ヒステリシス特性(SET 時の特性)とその時の TEM 像の変化を Fig.2 に示す。 *I-V* 特性の〇印をつけた測定点 a,b,c での TEM 像が Fig.2 (a)、(b)、(c)であり、左下から右上にか けて Cu 電極間のギャップ部分を見ている。この時の測定では抵抗値が 159.3kΩから58.3kΩへと 低下した。その際 TEM 像には Cu 電極間を繋ぐような陰影の成長がみられた。この結果は、フ ィラメント形成により抵抗変化するというこれまで提唱されてきたメカニズムに矛盾しない。変 化の詳細については当日報告する。



1) 米坂 他、第76回応用物理学会秋季学術講演会、15a-2H-9

Fig.2 I-V characteristics and (a)-(c) corresponding TEM images