

Pt/Nb:STO ショットキー接合における障壁変調とメモリ特性の関係

Relationship between barrier modulation and memory properties of Pt/Nb:STO Schottky junction

鳥取大工¹, TiFREC² °塩見 俊樹¹, 萩原 祐仁¹, 岸田 悟^{1,2}, 木下 健太郎^{1,2}Tottori Univ.¹, Tottori Integrated Frontier Research Center²°Toshiki Shiomi¹, Yuuto Hagihara¹, Satoru Kishida^{1,2}, and Kentaro Kinoshita^{1,2}E-mail: kinoshita@ele.tottori-u.ac.jp

【序論】金属/酸化物界面のショットキー障壁の変調によるメモリ効果^[1]が報告されているが、そのメカニズムは未解明な点が多く、メモリ効果の制御は困難である。本研究では、電流-電圧(I - V)特性からショットキー障壁のパラメータ抽出を行い、メモリ効果のメカニズムの解明を目指す。

【実験】Nb:STO 単結晶基板(Nb 濃度 1.0 wt%, 面方位 (100), 厚さ 0.5 mm)表面上にスパッタリング法を用いて, Pt 電極(ϕ 200 μ m, 膜厚 100 nm)を, また, 裏面にオーミック接触のための Ti 電極(全裏面, 膜厚 50 nm)をそれぞれ堆積させ, Pt/Nb:STO/Ti 構造を作製した。順方向の I - V 特性に対し, 熱電子放出の式 $I = SA^*T^2\exp(-q\phi_B/kT)(\exp\{qV/nkT\}-1)$ (S : 電極面積, A^* : リチャードソン定数^[2], T : 温度, q : 電気素量, ϕ_B : ショットキー障壁高さ, k : ボルツマン定数, n : 理想係数)によってフィッティングを行うことで, ϕ_B 及び n を導出した^[3]。【結果及び考察】Fig. 1 に Pt/Nb:STO/Ti 構造の I - V 特性を示す。正電圧掃引(順方向)により低抵抗化, 負電圧掃引(逆方向)により高抵抗化するバイポーラススイッチング特性を確認した。0 V $\rightarrow$ - V_{Reset} (負電圧) $\rightarrow$ 0 V $\rightarrow$ 1.5 V(正電圧)の順で電圧を掃引した際, V_{Reset} の増加と共に順方向電流(0 V $\rightarrow$ 1.5 V)が減少することが確認された。Fig. 1 の挿入図に ϕ_B と V_{Reset} の関係を示す。 ϕ_B は V_{Reset} の増加に伴い増加する。この結果は, Pt/Nb:STO 界面に形成されるショットキー障壁が V_{Reset} に依存して変化することを示す。Fig. 2 に導出した ϕ_B と抵抗値(at 0.2 V)の関係を示す。 I - V 特性は高抵抗から低抵抗まで 5 桁以上に亘って上式に良く整合し, 常にショットキーモデルが成り立つことが示唆される。Fig. 2 の挿入図に ϕ_B と n の関係を示す。Fig. 2 に実線で示すように, これらの積 $\phi_B \cdot n$ は抵抗値に依らずほぼ一定 (1.65) である。この値は素子固有のパラメータであると考えられることから, 今後, メモリ性能の評価指標となる可能性について検討する。

[1] Sim *et al.*, Tech. Dig. IEDM 2005, p. 758. [2] Shimizu *et al.*, J. Appl. Phys. **85**, 7244 (1999).

[3] Cheung *et al* Appl. Phys. Lett. **49**, 85 (1986).

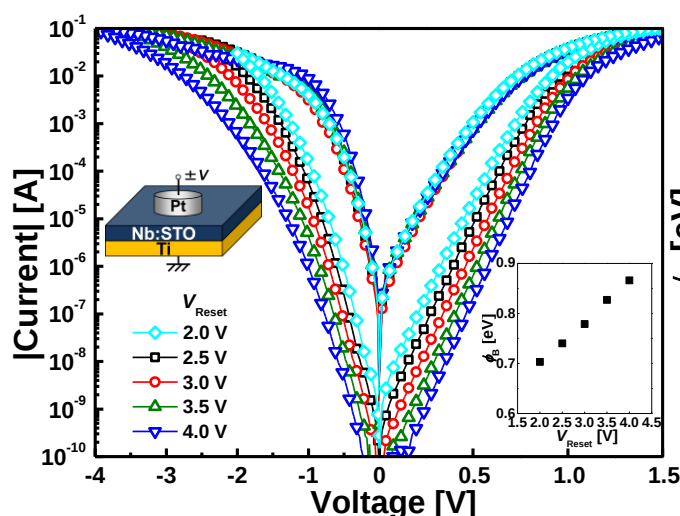


Fig. 1 I - V 特性の V_{Reset} 依存性. 挿入図: ϕ_B の V_{Reset} 依存性.

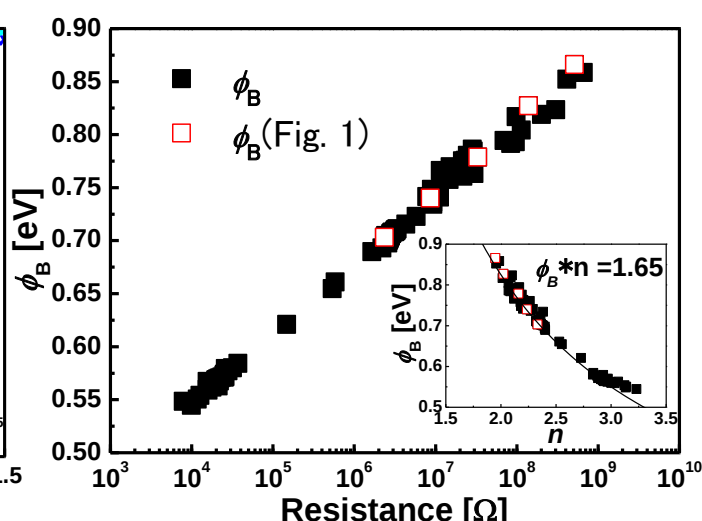


Fig. 2 ϕ_B の抵抗依存性. 挿入図: ϕ_B の n 依存性.