

Ti 系薄膜および Ti ナノドットを埋め込んだ SiO_x 膜の抵抗変化特性評価

Evaluation of Resistive Switching Properties of Si-rich Oxide Embedded with Ti Based Thin Films and Ti Nano-dots

○加藤 祐介、大田 晃生、牧原 克典、宮崎 誠一（名大院工）

○Yusuke Kato, Akio Ohta, Katsunori Makihara, and Seichi Miyazaki (Nagoya Univ.)

E-mail: katou.yuusuke@g.mbox.nagoya-u.ac.jp

序>前回までに、シリコン酸化膜上に極薄 Ti 層(厚さ: ~3nm)を堆積後、さらに Ge 層(~20nm)を積層した試料に、リモート H₂ プラズマ(H₂-RP)照射を施すことで、Ge 層のエッチング除去と Ti ナノドットの高密度一括形成(面密度: $3.3 \times 10^{11} \text{cm}^{-2}$)を同時に実現できることを報告した[1]。さらに、Ti ナノドットを SiO_x 抵抗変化層中に埋め込むことで、SiO_x 単層の抵抗変化特性に比べて、RESET 電圧のばらつきを小さくすることに有効であることを明らかにした。本研究では、Ti ナノドット埋め込みによる導電性フィラメント形成制御に対する理解を深めるために、SiO_x 抵抗変化層中に、Ti 単層膜および Ge/Ti 積層膜を埋め込んだ試料を作成し、それらの抵抗変化特性を、Ti ナノドットを埋め込んだ場合の結果と比較した。

実験方法>SiO₂/n-Si(100)を下地基板として、EB 蒸着により Ni 下部電極(~15nm)、SiO_x 膜(~1nm)、Ge(~20nm)/Ti(~3nm)積層膜を順に堆積した後、外部非加熱で H₂-RP 処理(60MHz-ICP: 500W, 24Pa, 15min)を施して Ti ナノドットを形成した。同様に、Ti 単層膜(~3nm)および Ge(~1nm)/Ti(~3nm)積層膜も SiO_x/Ni 下部電極構造上に堆積した。その後、抵抗変化誘起層である SiO_x 膜(~8nm)と Ni 上部電極(膜厚: ~50nm, 電極面積: $\sim 2.6 \times 10^{-3} \text{cm}^2$)を形成することで MIM ダイオードを作製した。

結果及び考察>各試料において、Ni 上部電極への負電圧掃引した電流-電圧(I-V)特性によりユニポーラ型の抵抗変化特性が観測された。Fig.1

に、安定動作後の高抵抗 (HRS)および低抵抗状態(LRS)における抵抗値のスイッチング回数依存性を示す。LRS の抵抗値は、試料間で顕著な差は認められないのに対して、HRS の抵抗値は、Ti ナノドットを埋め込んだ試料に比べ、Ti 単層の場合ではばらつきが増大し、Ti/Ge 積層膜の場合では 20%程度に減少する。また、Fig.2 に示すスイッチング動作電圧のヒストグラムでは、Ti 単層膜に比べ、Ge を積層した場合は、動作電圧のばらつきが大きくなるのが分かった。Ti ナノドットを埋め込んだ試料では、Ti 単層の場合とほぼ同様な動作電圧のばらつきであるが、SET 電圧および RESET 電圧が減少する傾向が認められた。これは、ナノドット形状を反映した電界集中効果に起因する導電性パスの生成・消滅が促進されたことにより、スイッチング特性が安定したと考えられる。

結論>SiO_x 膜における抵抗スイッチングの動作電圧の低減およびばらつき抑制には、Ti 系薄膜導入よりも、Ti ナノドットの埋め込みが有効である。

文献>[1] 加藤 他、2015 年 第 76 回応用物理学会秋季学術講演会, 15a-2H-3.

謝辞>本研究は、科学研究費補助金若手研究(A)(課題番号 15H05520)の支援を受け、名古屋大学ベンチャービジネスラボラトリーを利用して行った。

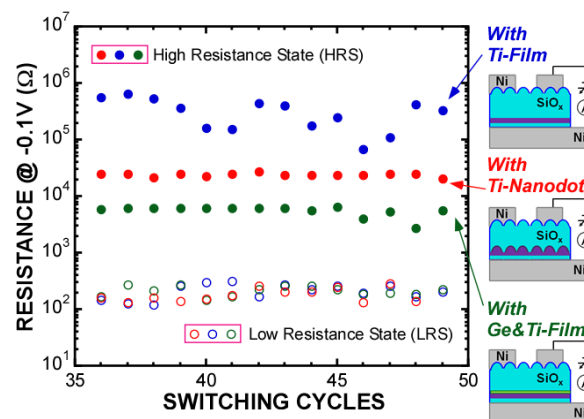


Fig.1 Resistances in HRS and LRS taken for SiO_x-MIM diodes with a Ti film, a Ge/Ti film, and Ti nanodots. Each resistance was calculated from measured current at -0.1 V.

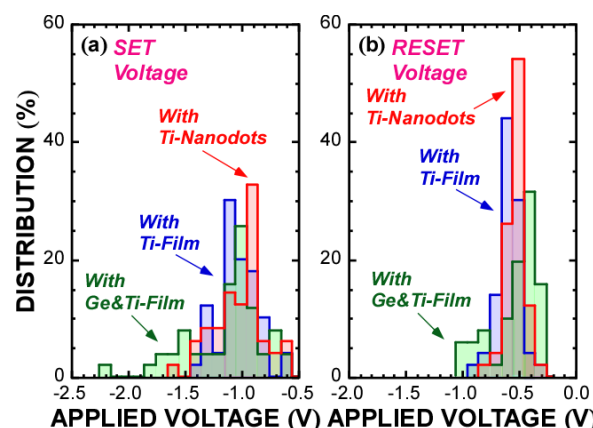


Fig. 2 Variations in (a) SET and (b) RESET voltages for MIM diodes shown in Fig.1.