

スパッタ堆積 SiO_2 膜の抵抗変化現象に対するキャリアエネルギーの影響

Impacts of Carrier Energy on Resistive Transition of Sputter-Deposition SiO_2 Films

関西大¹, 関西大院², ○山口凜太郎², 佐藤伸吾¹, 大村泰久^{1,2}

Kansai University¹, Grad. School of Eng. Sci.², ○R. Yamaguchi², S. Sato¹, Y. Omura^{1,2}

E-mail: {k848511, satos, [omuray](mailto:omuray@kansai-u.ac.jp)}@kansai-u.ac.jp

【はじめに】 遷移金属酸化膜の抵抗変化現象が主としてメモリ応用を目指して広く研究されている。他方で、遷移金属を母材としない酸化膜についても抵抗変化現象の可否が議論されている[1]。本報告では、スパッタ堆積 SiO_2 薄膜の抵抗変化現象の本質的理解に向けた検討結果を述べる。

【結果と考察】 デバイスは、図 1(a)に示すように構成が $\text{Au}/\text{SiO}_2(70 \text{ nm})/\beta\text{-FeSi}_2(200 \text{ nm})/\text{n-Si}$ であり、Au を上部電極、n-Si 基板を下部電極とした場合に bipolar 型抵抗変化の繰り返しと unipolar 型抵抗変化の繰り返しが確認されたが、 $\beta\text{-FeSi}_2$ を下部電極とした場合には reset 現象が全く現れなかった。これを理解するため、図 1(b)と 1(c)に下部電極が異なる場合の動作時のバンド構造を示す。

図 1 から、上部電極(Au)に正電圧を印加した時に n-Si 基板から放出される電子が $\beta\text{-FeSi}_2$ 膜を通過する際に非弾性散乱されず弾道的に高エネルギー電子化するか、又は $\beta\text{-FeSi}_2$ 膜を通過する際にホット電子化して SiO_2 膜に注入されることを通じて固有の損傷を与えている可能性があるが、室温を想定すれば後者の可能性が高い。

Si の伝導帯の底と $\beta\text{-FeSi}_2$ の伝導帯の底のオフセットは 0.2eV であり、 $T_e = 2400 \text{ K}$ 相当である。この値は十分に意味ある大きさであることから、 SiO_2 膜へのホット・エレクトロン注入[2]が reset を発生させる forming 後の低抵抗状態[3]を決めていると考えられる。

【謝辞】 本研究は平成 27 年度関西大学・大学院理工学研究科高度化研究推進費の支援により行われた。

【参考文献】 [1] R. Yamaguchi, S. Sato, Y. Omura, and K. Nakamura, Proc. WOLTE-11 (Grenoble, 2014), pp. 69-72. [2] M. V. Fischetti, S. E. Laux, and D. J. DiMaria, Appl. Sur. Sci., vol. 39, pp. 578-596, 1989. [3] R. Yamaguchi, S. Sato, and Y. Omura, Abstr. JSAP/IEEE Si Nanoelectronics WS (Kyoto, 2015), pp. 79-80.

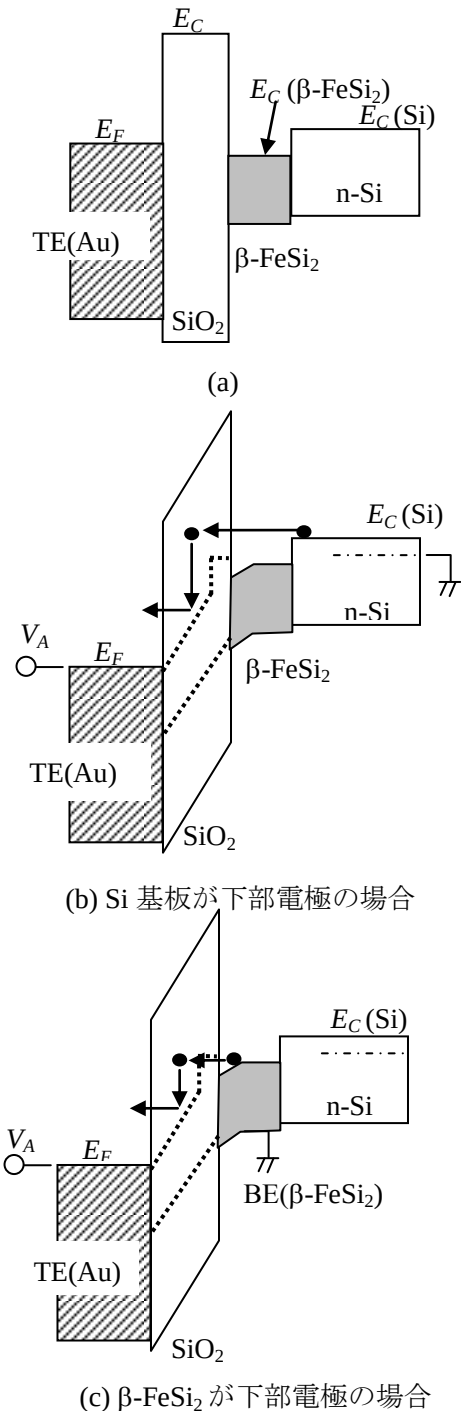


図 1. デバイス構造と動作状態の模式図