Si/6H-SiC 貼り合わせ界面における漏れ電流伝導機構

Leakage current conduction mechanism at directly bonded Si/6H-SiC interface

°袖岡 大輝、木下 博之、石田 秀俊、吉本 昌広（京都工芸繊維大学）
°D. Sodeoka, H. Kinoshita, H. Ishida, M. Yoshimoto (Kyoto Institute of Technology)
E-mail: m4621023@edu.kit.ac.jp

我々は単結晶 Si 基板と単結晶 SiC 基板を貼り合わせた Si-on-SiC 基板を提案している。本基板は導電性 SiC 基板を用いることで Si と SiC のハイブリットデバイスを製作できる可能性を有している。これまでに本基板上で製作した Si MOSFET の動作実証を行い、その放熱効果の有用性を示した[1-2]。今回、Si/SiC 界面の欠陥層がデバイスの電気的特性に与える影響について報告する。

半絶縁性 6H-SiC 基板に貼り合わせた Si 基板(抵抗率:100-200 Ωcm)上に pn 接合ダイオードを製作したところ、大きな逆方向漏れ電流が流れるもの(Fig. 1.(a))と漏れ電流が、バルク Si 上に製作した pn 接合ダイオードと同程度(10^{-6} A/cm^2)と少ないもの(グラフ無し)が存在した。大きな逆方向漏れ電流が発生した、貼り合わせ基板上 pn 接合ダイオードでは、Si が厚くなるとリークし始める電圧が大きくなる(Fig. 1(a))。TCAD により同様の構造を持つ pn 接合ダイオードの電気的特性のシミュレーションを行ったところ(Fig. 1.(b))、逆バイアスにより伸びた pn 接合ダイオードの空乏層が界面の欠陥層に到達すると漏れ電流が発生することが分かった。本シミュレーションでは Si/6H-SiC のバンドオフセットを 0.6 eV とし[3]、厚さ 0.1 μm の Si/SiC 界面層に寿命 τ=0.01 nsec となるような再結合中心が存在すると仮定した。漏れ電流が発生した pn 接合ダイオードの Si/SiC 界面を TEM により観察すると、界面に~5 nm の欠陥層が存在していた(Fig. 2.(a))。この欠陥層が逆方向漏れ電流に寄与していると考えられる。

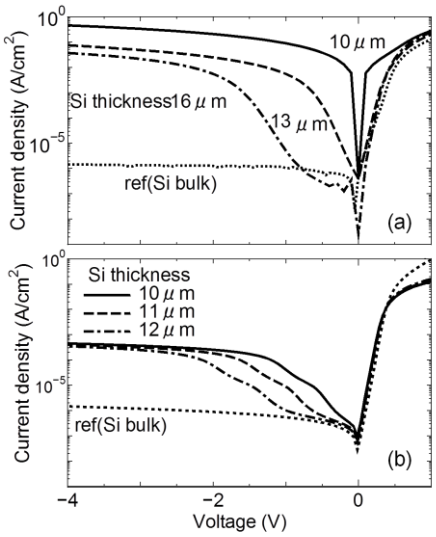

Fig. 1. (a) Measured I-V characteristics and (b) simulated one of p^+/n^- Si junction bonded to Semi-Insulating 6H-SiC.

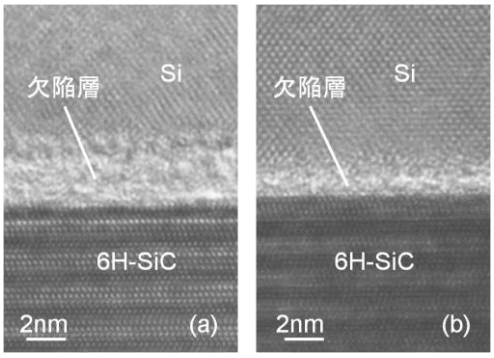

Fig. 2. Cross sectional TEM images at Si/6H-SiC interface of Si junction bonded to SI-6H-SiC that have (a) leak current and (b) no leak current.

漏れ電流が発生しない Si/6H-SiC 貼り合わせ基板上 pn 接合ダイオードの Si/SiC 界面では欠陥層が 2 nm 程度に薄くなっている(Fig. 2.(a))。このように欠陥層が薄い場合、pn 接合ダイオードの空乏層が Si/SiC 界面に到達しても逆方向漏れ電流がバルク Si 上の pn 接合ダイオードと同程度に抑制されることを示した。

[1] H. Shinohara, H. Kinoshita, and M. Yoshimoto, Appl. Phys. Lett., **93** (2008) 122110.
[2] M. Yoshimoto, H. Shinohara, and H. Kinoshita, Device Research Conf. 2009, pp. 265.
[3] S. Yu. Davydov, Semiconductors, 2007, pp. 696-698.

© 2016年 応用物理学会