

4H-SiC nMOSFET による Pseudo-CMOS 論理インバータの研究

Research on Pseudo-CMOS logic inverters using 4H-SiC nMOSFETs

○長妻 宏郁¹, 黒木 伸一郎¹, 黒瀬 達也¹, 石川 誠治^{1,2}, 前田 知徳^{1,2}, 瀬崎 洋^{1,2},
吉川 公磨¹, 牧野 高紘³, 大島 武³, Mikael Östling⁴, Carl-Mikael Zetterling⁴

(1. 広島大学ナノデバイス・バイオ融合科学研究所, 2. フェニテックセミコンダクター株式会社,
3. 日本原子力研究開発機構, 4. KTH Royal Institute of Technology)

°Hirofumi Nagatsuma¹, Shin-Ichiro Kuroki¹, Tatsuya Kurose¹, Seiji Ishikawa^{1,2}, Tomonori Maeda^{1,2},
Hiroshi Sezaki^{1,2}, Takamaro Kikkawa¹, Takahiro Makino³, Takeshi Ohshima³,
Mikael Östling⁴, Carl-Mikael Zetterling⁴

(1. Hiroshima Univ. Research Inst. of Nanodevice and Bio Systems 2. Phenitec Semiconductor Co.,Ltd.

3. Japan Atomic Energy Agency, 4. KTH Royal Institute of Technology)

E-mail: {nagatsuma-hirofumi, skuroki}@hiroshima-u.ac.jp

【はじめに】 SiC 半導体はバンドギャップが広いという特性から、高温・高放射線などの極限環境でも駆動可能なデバイスとして期待されている。本研究グループでは4H-SiCによるnMOSFETの作製を行い、その動作および高温および高ガンマ線照射後の動作を示した[1,2]。本研究では4H-SiCを用いたnMOSFETによるPseudo-CMOSインバータ[3]を作製し、その動作実験を行ったので報告する。

【実験方法】 4H-SiC (0001) 4°基板上に、3 μm の p 型エピタキシャル層を形成した。不純物はAlであり、濃度は $6.0 \times 10^{17} \text{ cm}^{-3}$ とした。この不純物濃度は、nMOSFET の閾値電圧 V_{TH} を 3.0 V にするように決定した。酸化膜によるダミーゲートを形成し、S/D 領域に As イオンを 500°C 加熱下で注入し、不純物濃度は $5.0 \times 10^{19} \text{ cm}^{-3}$ とした。注入後、カーボン膜をスパッタ法により成膜し、1800°C で不純物活性化アニールを行った。その後熱酸化膜形成を 1150°C で行った。酸化膜厚は 20 nm である。S/D 領域上にコンタクトホールを形成し、Nb/Ni の多層膜を形成し、950°C でシリサイド化を行った。S/D 電極形成後、Al ゲート電極を形成し、APCVD で層間絶縁膜を形成した後、Al 電極パッドを形成した。

【測定結果と考察】 図 1 に(a)作製したデバイスの回路図、(b)試作デバイスの写真、(c)入力電圧 V_{in} を 0 から 5V まで変化させたときの、出力電圧 V_{out} の値を示す。 $V_{in} = 0V$ のとき、 $V_{out} \approx V_{dd}$ となりインバータとしての動作を確認できたが、 $V_{in} = 5V$ のとき、 $V_{out} = 0$ とはならなかった。原因としては、ON 時に nMOSFET に蓄積された電荷が、OFF 時に全て GND へ放電されなかったことが挙げられる。SiC による集積回路を作るには、より高移動度のデバイス技術が求められる。

[1] 長妻宏郁 他, 応用物理学会 先進パワー半導体分科会 第2回講演会予稿集, pp212-213(2015)

[2] H. Nagatsuma, S-I. Kuroki, M. De Silva, S. Ishikawa, T. Maeda, H. Sezaki, T. Kikkawa, M. Ostling, and C.-M. Zetterling, "4H-SiC nMOSFETs with As-doped S/D and NbNi silicide ohmic contacts," The International Conference on Silicon Carbide and Related Materials 2015(ICSCRM2015), Mo-P-26 (2015).

[3] Kenjiro Fukuda et al. IEEE ELECTRON DEVICE LETTERS, VOL. 32, NO. 10, OCTOBER, 1448-1450 (2011)

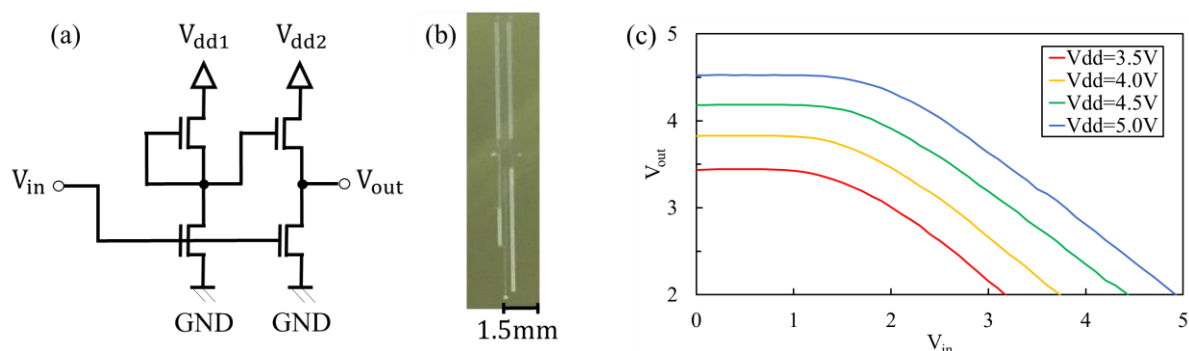


図 1. 4H-SiC nMOSFET による Pseudo-CMOS インバータ (a) 回路図 (b) 写真 (c) スイッチング特性