

Si/Cu 同時研削と無電解 Sn めっきと Si アルカリエッチングを用いた Si 貫通電極露出工程

TSV Reveal Process Using Si/Cu Grinding, Electroless Sn Plating and Alkaline Etching of Silicon

○渡辺 直也¹, 青柳 昌宏¹, 坂東 翼², 三井 貴彦², 山本 栄一²

(1. 産業技術総合研究所, 2. 岡本工作機械製作所)

○Naoya Watanabe¹, Masahiro Aoyagi¹, Tsubasa Bandoh², Takahiko Mitsui², Eiichi Yamamoto²

(1. National Institute of Advanced Industrial Science and Technology,

2. Okamoto Machine Tool Works, Ltd.)

E-mail: naoya-watanabe@aist.go.jp

1. はじめに

シリコン貫通電極 (Through Silicon Via: TSV)を用いた 3 次元実装技術は、高性能電子システムの実現のための一手法として期待されている。この技術において、TSV をウエハ裏側から露出させ縦方向の電氣的接続を行うための TSV 露出工程は、3 次元集積回路の歩留まり・性能・コストに大きく影響を与えるため、非常に重要である。

我々は、低コスト・平坦・金属汚染レスの TSV 露出工程として、Si/Cu 同時研削と無電解めっきと Si アルカリエッチングを用いた TSV 露出工程 (図1)を提案・開発してきた [1-3]。この工程では、まず、通常のレジソンド系の砥石でなく、新砥石 (砥石目詰まりが起こりにくい多孔質ガラス系のビトリファイドボンド砥石)を用い、しかもその砥石を高圧水洗浄しながら研削を行うことで、Cu の引きずりや焼けがなく Si と TSV (Cu)の同時加工を行えるとともに、TSV の長さの均一化を図れる。その後、Si/Cu 同時研削後に Si 領域に残存する金属 (Cu)を、残留金属低減処理で除去する。具体的には、無電解めっきで Cu 面上に選択的にキャップ層 (保護層)を堆積し、アルカリ溶液 (TMAH 溶液など)を用いた Si ウエットエッチングを行うことで、Si 上の金属 (Cu)をリフトオフの原理で除去する。なお、このキャップ層は、チップ積層時の対向電極 (接合材料)としても機能する。

これまで、残留金属低減処理のキャップ層として、Ni-B を用いてきた。今回、チップ積層時の接合材料としてより扱いやすい Sn を、キャップ層に適用した結果について報告する。

2. 実験方法

図1のように、新砥石 (番手: #8000)を用いて、Si/Cu 同時研削をし、20 μm ピッチ TSV アレイをウエハ裏面から露出させた。その後、残留金属低減処理として、無電解 Sn めっきと Si アルカリエッチングを行った。無電解 Sn めっきは、アルキルスルホン酸系の浴で、55°C、3 min 下で行った。めっきされた Sn の膜厚は 300 nm 程度であった。最後に、20 μm ピッチ TSV アレイ間の Si 表面に残存する Cu 量を飛行時間型二次イオン質量分析法 (Time-of-flight secondary ion mass spectrometer)で評価し、従来の Ni-B の場合と比較した。

3. 実験結果

図2(a)と2(b)に、キャップ層が無電解 Ni-B 膜の場合と無電解 Sn 膜の場合における、TSV アレイ間の Si 領域での Cu 量を示す。これより、Sn の場合でも、検出された Cu は 5×10^{10} atoms/cm² より小さく、Ni-B の場合とほぼ同等であった。

4. まとめ

今回、Si/Cu 同時研削と無電解 Sn めっきと Si アルカリエッチングを用いた TSV 露出工程を開発した。また、本工程後の 20 μm ピッチ TSV アレイ間の Si 領域での Cu 量を評価した結果、従来と同等レベルであることを確認した。

(参考文献)

- [1] N. Watanabe et al.: Jpn. J. Appl. Phys., **53** (2014) 05GE02.
- [2] N. Watanabe et al.: Proceedings of International Conference on 3D System Integration (3D IC), 2014, pp. O3-1-5.
- [3] N. Watanabe et al.: Proceedings of Electronic Components and Technology Conference (ECTC), 2015, pp. 1452-1457.

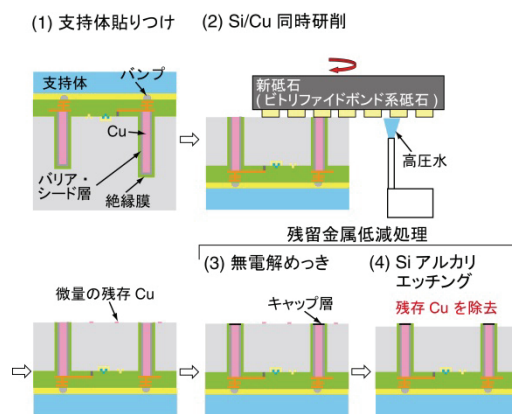


図1: Si/Cu 同時研削と残留金属低減処理による TSV 露出工程。

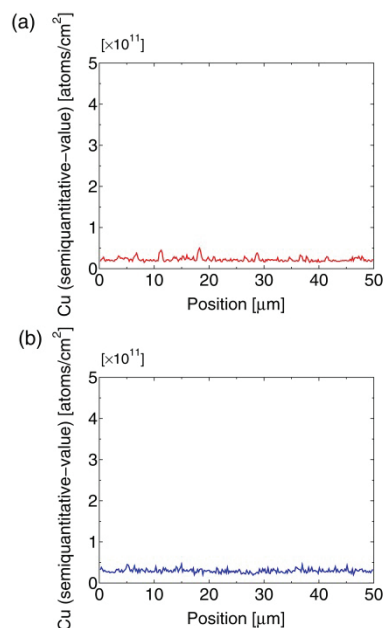


図2: 20 μm ピッチ TSV アレイ間の Si 領域での Cu 汚染量 (面積密度)。(a) キャップ層が無電解 Ni-B めっき膜の場合。(b) キャップ層が無電解 Sn めっき膜の場合。