

SiGe ストップ層を用いた歪み Ge-On-Insulator 構造の形成技術開発 Formation Technology Development of Strained Ge-On-Insulator (GOI) Using SiGe Etching Stopping Layer

矢島 佑樹、澤野 憲太郎 (東京都市大学)

Yuuki Yajima, Kentaro Sawano (Tokyo City University)

E-mail: g1481325@tcu.ac.jp

○はじめに

GOI 構造はリーク電流の低減、寄生容量の低減、Si を上回る電子・正孔移動度を併せ持つ。GOI 構造への引っ張り歪みの導入は移動度向上、光デバイスへの応用、特に発光強度の増大に繋がるため非常に重要である。Si 基板上 Ge 構造と Si 酸化膜を直接接合させる貼り合わせ法でのみ GOI 構造への引っ張り歪みの導入が可能であるため、作製にはこの方法を用いる。近年さらに高性能を示す薄膜 GOI 構造の開発が急がれている。薄膜 GOI 構造では Ge 層膜厚の面内均一性が求められるため、本研究では Ge 層内に SiGe ストップ層を導入し、広面積での面内均一性に優れた GOI 構造の開発を目指す。

○実験方法

固体ソース MBE を用いて、Si(100)基板上に成長温度(T_g)350°Cにて 40 nm の LT-Ge 層を成長、次に $T_g = 600^\circ\text{C}$ にて 700 nm の HT-Ge 層の成長を行った。一度取り出し Ge 層表面を化学機械研磨により平坦化、 $T_g = 400^\circ\text{C}$ にて 50nm の SiGe(Ge=60%)ストップ層、 $T_g = 400^\circ\text{C}$ にて 100nm の Ge 層を続けて成長させた。その後 SiO_2/Si 擬似基板に貼り合わせ、Ge 層側 Si の除去後、Ge 選択エッチングを SiGe ストップ層までを行い、Si 選択エッチングによりストップ層を除去し GOI 構造とした。Ge 選択エッチング時に SiGe ストップ層でエッチングが止まっているか、また SiGe ストップ層除去後に GOI 構造となっているかを観測するため、ラマン分光器によるラマンスペクトルの分析を行った。

○実験結果

Fig.2 は製作ステップごとに表面のラマンスペクトルを測定したものと完成した GOI 構造のラマンスペクトルを比較したものである。下図より Ge 層が除去するために 55 分以上のエッチングが必要であり、以降は SiGe ストップ層によってエッチングを抑制されていることが分かる。またストップ層を除去し完成した Ge 膜厚 100nm の GOI のスペクトルとエッチング時間 45 分にて露出した HTGe 層のピーク位置がそれぞれ 298.704(cm^{-1})と 298.279(cm^{-1})であり、この値は BulkGe のピーク位置 299.853(cm^{-1})と比較するとどちらもレッドシフトしていることから成長させた Ge 層全てに歪みが加わっている事を示す。BulkGe と比較した GOI の Ge 層歪み率は 0.39% である。以上の結果から SiGe ストップ層を用いて GOI を作製した場合、引っ張り歪み Ge 層膜厚の精密な制御と良質な面内均一性を両立でき、薄膜 GOI 構造の作製が可能であることが分かった。

