

グラフェン FET における真性トランジスタパラメータ抽出用モデルの評価

Evaluation of a device model for extraction of intrinsic transistor parameters in graphene FETs

〇満塩純希、玉虫元、菅原健太、佐藤昭、吹留博一、末光真希、尾辻泰一（東北大通研）

〇Junki Mitsushio, Gen Tamamushi, Kenta Sugawara, Akira Satou, Hirokazu Fukidome,

Maki Suemitsu, Taiichi Otsuji (RIEC, Tohoku Univ.)

E-mail: jun-mitu@riec.tohoku.ac.jp

背景 炭素原子の単層シート：グラフェンは、線形分散かつギャップレスなバンド構造に由来して極限的に秀逸なキャリア輸送特性を有する [1]。そのため、グラフェンをチャネルとする電界効果トランジスタ(G-FET)によるトランジスタ性能の極限追及が進められている。我々は、G-FET ゲート直下の真性チャネル領域におけるトランジスタパラメータの抽出法として知られる Kim らのモデル[2]を改良し、ゲートバイアス依存性を表現し得るモデルを報告している[3]。本報告では、ソース、ドレインオーミック接合に起因するアンバイポーラ特性の非対称性に着目し、その要因となるトンネル効果および熱電子放出効果を表現し得る新たな G-FET モデルを提案・導入し、異なる特性を有する G-FET のトランジスタパラメータを抽出・比較することによって、提案モデルの物理的な妥当性を検証する。

実験結果 今回導入するモデルでは、グラフェンチャネルが n、あるいは p ドープされており、ゲート長が十分長く短チャネル効果が無視でき、かつドレイン電圧が十分小さくチャネル抵抗がドレイン電圧に依存しない場合を考える。この時、ソース・ドレイン(SD)間の抵抗は次のように表すことが出来る。

$$R = R_{gated}(V_g) + R_{tt}(V_g) + R_s = \frac{1}{G_{gated}} + \frac{1}{G_{thermal} + G_{tunnel}} + R_s$$

ここで、 G_{gated} はゲート直下のコンダクタンス、 $G_{thermal}$ および G_{tunnel} は、各々SD オーミック接合直下ならびにアクセス領域境界における熱電子放出効果およびトンネル効果に由来するコンダクタンスである。これら G_{gated} , $G_{thermal}$, G_{tunnel} の定式化で派生する無次元フィッティングパラメータ α_{lin} , $\alpha_{thermal}$, α_{tunnel} 、特性ポテンシャル U_{DL} 、不均一性相関長 l_{DL} [4-6]とともに、ディラック電圧 V_{dirac} 、ソース抵抗 R_s をフィッティングパラメータとして用いることにより、非対称なアンバイポーラ特性を有する入出力電圧電流特性においても、G-FET 真性パラメータの抽出が可能である。SD 接合金属に Ti もしくは Pd を用いた 2 種の G-FET を試作し、測定した I_d-V_g 特性と、そのデータとのフィッティングにより抽出したモデルパラメータから算出したチャネル抵抗のフィッティングカーブを、図 1、2 に示す。Ti による G-FET(図 1)では良好なフィッティングに成功しているが、Pd による G-FET(図 2)では、ピーク付近でフィッティング精度が劣る。その要因として、不均一性散乱以外の散乱要因が強く現れていることが示唆される。当日は、 $G_{thermal}$, G_{tunnel} を両デバイスで比較・考察することにより、モデルの物理的な妥当性を議論する。

謝辞 本研究の一部は科学研究費補助金・特別推進研究の支援を受けた。本研究の一部は東北大学通研附属 ナノ・スピンの実験施設にて行われた。デバイス作製にご協力いただいた東北大末光哲也准教授に感謝致します。

参考文献 [1] A.K. Geim, K.S. Novoselov, *Nature Mater.* **6**, 183 (2007); [2] 玉虫 他, 第 76 回秋季応用物理学会, 15a-2T-2, 2015; [3] S. Kim et al., *Appl. Phys. Lett.* **94**, 062107 (2009); [4] K. Takase, et al., *Phys. Rev. B* **86**, 165435 (2012); [5] F. T. Vasko and V. Ryzhii, *Phys. Rev. B* **76**, 233404 (2007); [6] V. Ryzhii, et al., *Phys. Stat. Sol. (a)* **205**, 1527 (2008).

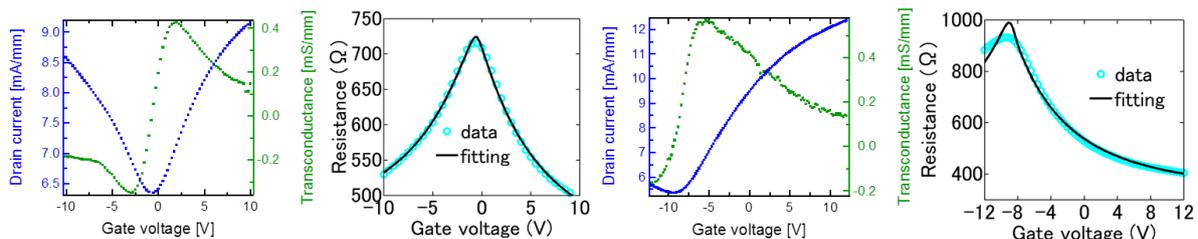


図1:Tiコンタクトデバイスの I_d-V_g 特性と抵抗値のフィッティング 図2: Pdコンタクトデバイスの I_d-V_g 特性と抵抗値のフィッティング