

Si 系横型素子における室温スピン信号の増大

Enhancement of room-temperature spin signals in Si-based spin devices

岡 孝保¹, 石川瑞恵², 藤田裕一¹, 山田晋也¹, 金島 岳¹, 齊藤好昭², 浜屋宏平¹

(1. 阪大基礎工, 2. 東芝研究開発センター)

°Takayasu Oka¹, Mizue Ishikawa², Yuichi Fujita¹, Shinya Yamada¹, Takeshi Kanashima¹,

Yoshiaki Saito², and Kohei Hamaya¹, (¹Osaka Univ., ²RDC, Toshiba)

E-mail: takayasuoka110@s.ee.es.osaka-u.ac.jp

n^+ -Si スピン系素子におけるこれまでの研究^[1-3]では, 室温スピン伝導信号の大きさは数 10 m Ω 程度であり, 比較的小さいことが判っている. 今回, CoFe/MgO/ n^+ -Si 系横型スピン伝導検出素子の電極サイズを 1/5 程度に微細化するだけで, 室温スピン信号を一桁増大(数 Ω 程度)させることに成功した.

(100)配向の SOI 基板に P をドーピング(~ 61 nm, $n \sim 2 \times 10^{19}$ cm⁻³)後, MgO トンネルバリアを電子線蒸着(200°C, ~ 1.1 nm)し, CoFe(15 nm)をスパッタリング法で堆積させた^[2,3]. この試料を電子線リソグラフィと Ar イオンミリングを用いて横型素子構造へ微細加工し, スピン注入・検出電極の面積をそれぞれ $0.4 \times 5 \mu\text{m}^2$, $1.0 \times 5 \mu\text{m}^2$, 電極の中心間距離を $1.2 \mu\text{m}$ とした. 図 1 に作製した素子の一例を示す.

図 2 には, 電流値 $I = -2.0$ mA における局所磁気抵抗信号(室温)の結果を示す. CoFe 電極の磁化配置の変化を反映する約 1.75Ω の明瞭な磁気抵抗の変化(スピン信号)を観測した. このとき, スピン注入電極の界面抵抗 $\times$ 面積(RA)値は $\sim 2.5 \times 10^3 \Omega\mu\text{m}^2$ であり, これまでのスピン信号を観測した素子の RA 値より一桁小さい^[2,3]. つまり, 微細化による低 RA 化は, この系の室温スピン信号を増大する手段として有効であると言える. 講演では, 様々な試料について詳細に議論する予定である.

本研究の一部は, 革新的研究開発促進プログラム(ImPACT)からの支援を受けて行われた.

[1] T. Sasaki *et al.*, Appl. Phys. Lett. **104**, 052404 (2014).

[2] Y. Saito *et al.*, J. Appl. Phys. **115**, 17C514 (2014).

[3] Y. Saito *et al.*, J. Appl. Phys. **117**, 17C707 (2015).

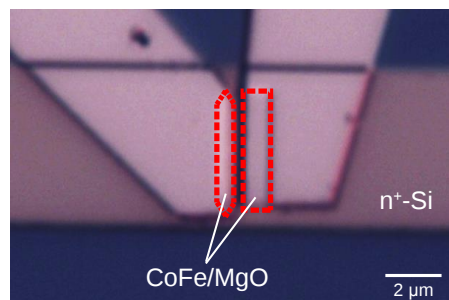


図 1. 作製した素子の顕微鏡写真.

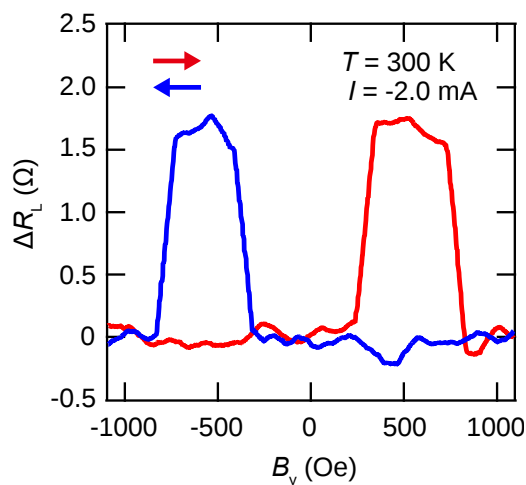


図 2. 300 K におけるスピン信号(局所).