

AlGaN/GaN MOS-HEMT における SiO₂/AlON 積層ゲート絶縁膜の検討

SiO₂/AlON stacked gate dielectrics for AlGaN/GaN MOS-HEMT

○渡邊 健太¹、浅原 亮平¹、伊藤 文予¹、野崎 幹人¹、山田 高寛¹、中澤 敏志²、按田 義治²、石田 昌宏²、上田 哲三²、細井 卓治¹、志村 考功¹、渡部 平司¹

(1. 阪大院工、2. パナソニック)

○Kenta Watanabe¹, Ryohei Asahara¹, Joyo Ito¹, Mikito Nozaki¹, Takahiro Yamada¹, Satoshi Nakazawa², Yoshiharu Anda², Masahiro Ishida², Tetsuzo Ueda², Takuji Hosoi¹, Takayoshi Shimura¹, Heiji Watanabe¹

(1. Osaka Univ., 2. Panasonic)

E-mail: k-watanabe@asf.mls.eng.osaka-u.ac.jp

【はじめに】GaN は絶縁破壊電界など SiC 以上の優れた物性値を有するため、パワーデバイスへの応用が期待されている。スイッチング素子であるトランジスタの高性能化・ノーマリオフ化には高品質なゲート絶縁膜が必要であり、バンドギャップが比較的広い Al₂O₃ 膜を用いた GaN デバイスが研究されている。前回我々は Al₂O₃ に窒素を添加した AlON 膜が Al₂O₃ 膜よりも電子注入耐性及び界面特性に優れることを報告した[1]。本研究では、良好な界面特性を維持しつつ絶縁性の向上を図るため、AlON 界面層上にバンドギャップの広い SiO₂ 膜を積層した SiO₂/AlON/AlGaN/GaN 構造を検討した。

【実験結果と考察】Si(111)上に AlGaN/GaN 層を成長した基板を HCl 溶液により洗浄し、真空中で連続して AlON 膜と SiO₂ 膜 (10 nm) を順にスパッタ成膜した後、膜質改善のために窒素雰囲気下で 800°C、3 分間の熱処理を施した。AlON 膜厚は 1.3 nm 又は 5 nm とし、SiO₂ 膜 10 nm 単層の試料も作製した。その後 Ni ゲート電極及び、Al/Ti 積層コンタクト電極をそれぞれ堆積し、窒素雰囲気下で 600°C、30 秒間の熱処理を施すことでオーミックコンタクトを形成した。Fig. 1 に SiO₂/AlON/AlGaN/GaN MOS キャパシタの C-V 特性を示す。SiO₂/AlON 積層構造 (Fig. 1(a)および 1(b)) では、欠陥応答に起因する周波数分散が SiO₂ 単層試料 (Fig. 1(c)) と比較して非常に小さく、ヒステリシスのほとんどない良好な C-V 曲線が得られた。このことから、AlON 層が 1.3 nm と非常に薄い場合でも界面層として有効であることがわかった。続いて Fig. 2 に各 MOS キャパシタのゲートリーク電流を示す。SiO₂(10 nm)/AlON(5 nm)積層試料は、前回報告した AlON 単層 (15 nm) 試料や SiO₂ 単層 (10 nm) よりもリーク電流の低減を示しており、絶縁破壊電界強度も約 7 MV/cm となった。以上の結果は、SiO₂/AlON 積層構造が優れた界面特性と絶縁特性を両立する GaN MOS デバイス向けゲート絶縁膜として有望であることを意味している。

【謝辞】本研究は、総合科学技術・イノベーション会議の SIP (戦略的イノベーション創造プログラム) 「次世代パワーエレクトロニクス」(管理法人: NEDO) によって実施されました。

[1]浅原他, 2015年秋季第76回応用物理学会学術講演会予稿集, 15p-4C-1.

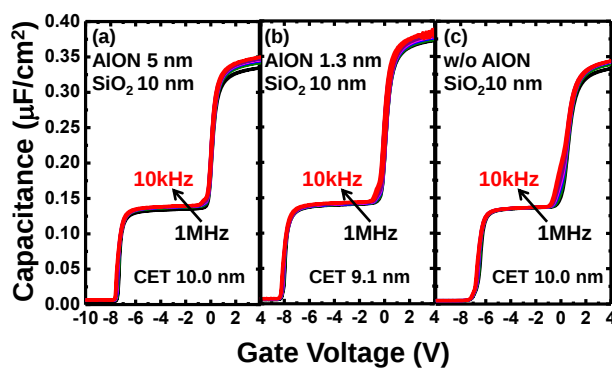


Fig. 1 C-V characteristics of SiO₂/AlON((a)5 nm (b)1.3 nm) and (c)SiO₂/AlGaN/GaN MOS capacitors measured at frequencies ranging from 1 MHz to 10 kHz.

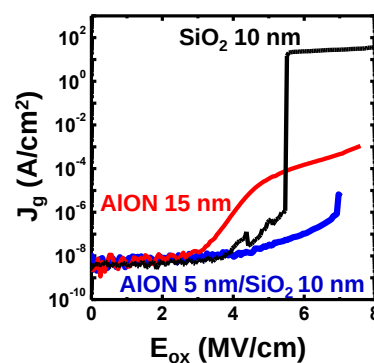


Fig. 2 I-V characteristics of MOS capacitors with SiO₂/AlON gate dielectrics. Suppressed leakage current suggests good insulating properties of SiO₂/AlON layer structure.