AlGaIn/GaN 系ノーマリーオフ P チャネル MOS-HFET における基板バイアス効果

Substrate bias effects on normally-off P-channel AlGaIn/GaN MOS-HFET

東工大総理工¹, 産業技術総合研究所², 久保田俊介¹, 中島 昭²,西澤伸一², 大橋弘通¹, 角嶋邦之¹, 若林 整¹, 筒井一生¹Tokyo Tech. IGSSE¹, AIST² S. Kubota¹, A. Nakajima²,S. Nishizawa², H. Ohashi¹, K. Kakushima¹, H. Wakabayashi¹ and K. Tsutsui¹

E-mail: kubota.s.ag@m.titech.ac.jp

【はじめに】AlGaIn/GaN 系 N チャネルヘテロ接合電界効果トランジスタ (HFET) は、2 次元電子ガス (2DEG) をチャンネルに用いた高性能パワーデバイスとして実用化が進められている。一方、正孔をキャリアとする P チャネル HFET [1] が実現できれば、GaN ウェハ上に P/N 相補型の駆動回路を作製することができ、システム全体の小型化、高効率化に繋がる。我々は、AlGaIn/GaN 系の特長を活かした分極接合 (Fig.1(a)) による高濃度 2 次元正孔ガス (2DHG) の形成技術 [2] やこれを用いた P チャネル HFET [3]、MOS 構造によるノーマリーオフ化とその絶縁膜厚依存性 [4,5] を報告してきた。本研究では絶縁膜厚を固定し、ゲートリセス深さや絶縁膜堆積法の違いによるトランジスタ動作への影響を検証した。さらに 2DEG をバックゲートに用いることで、基板バイアス効果によるしきい値電圧制御が実現できたので報告する。

【作製プロセス】サファイア基板上に成長させた GaN/AlGaIn/GaN 分極接合構造 (Fig.1(a)) を基板に用い、Fig.1(b) に示す MOS-HFET を作製した。素子分離、メサ形成を行った後、Au/Mo/Al/Ti (80 nm/30 nm/60 nm/15 nm) を堆積し 2DEG にコンタクトを形成することでバックゲート電極とした。次に、Au/Ni (20 nm/20 nm) を堆積し、2DHG にコンタクトを形成することでソース・ドレイン電極とした。その後、ソース・ドレイン間にリセス加工を施し、PECVD または ALD を用いて SiO₂ 膜を 30 nm 堆積させた。この上に TiN/Ti (40 nm/20 nm) を堆積させ、ゲート電極とした。

【結果】Table. 1 に各リセス深さおよび堆積装置での動作結果を示す。バックゲートはフローティングである。PECVD による堆積では p-GaN 層途中までのリセス深さでトランジスタ動作したがノーマリーオンであった。一方 ALD による堆積では GaN 層途中までのリセス深さでノーマリーオフ動作を実現した。堆積法により界面へのダメージや膜質が異なるため、適切なリセス深さが異なることが考えられる。

また、Fig. 2 にフローティングでノーマリーオフ動作した素子のソース・ドレイン間距離 $L_{sd} = 50 \mu\text{m}$ 、チャンネル幅 $W = 100 \mu\text{m}$ における、フローティングお

Table. 1 Operation results under floating gate condition for various recess depths and deposition processes of gate insulator.

Recess depth	PECVD	ALD
Middle of p-GaN	Normally-on	Failure
Middle of GaN	Failure	Normally-off

Fig.1 Structures of (a) epitaxial substrates and (b) P-ch MOS-HFET.

Fig.2 I_d - V_g characteristics of P-ch MOS-HFETs at $V_d = -5$ V for various back gate bias V_b .

よびバックゲートバイアス印加時の I_d - V_g 特性を示す。基板バイアス効果によってしきい値電圧を制御できた。 V_b を負に振ると移動度が上昇するので、動作機構が変化していることが考えられる。

【謝辞】本研究の一部は、独立行政法人新エネルギー・産業技術総合開発機構 (NEDO) の先導的産業技術創出事業の支援を受けて行われた。

- [1] T. Zimmermann *et al.*, IEEE EDL, 25(7), 450, 2004.
- [2] A. Nakajima *et al.*, APEX, 3, 121004, 2010.
- [3] A. Nakajima *et al.*, ISPSD'15, 5066, 2015.
- [4] 久保田 他, 2015 年春季応物, 12p-A21-5.
- [5] S. Kubota *et al.*, 2015 MRS, RR1.01