

自立 GaN 基板上イオン注入 MISFET のノーマリーオフ動作

Normally-off ion-implanted MISFET fabricated on free-standing GaN substrates

○菅又 滉大¹, 金田 直樹², 三島 友義¹, 中村 徹¹

(1. 法政大, 2. クオントムスプレッド)

°K. Sugamata¹, N. Kaneda², T. Mishima¹, T. Nakamura¹

(1.Hosei Univ. , 2.Quantum Spread)

E-mail: kota.sugamta.7p@stu.hosei.ac.jp

【はじめに】近年、ノーマリーオフ動作 GaN-MISFET が数多く報告されている。これまで我々は、イオン注入を用いたノーマリーオフ動作 GaN-FET の検討を行ってきた¹⁾。しかし、しきい値電圧はほぼ 3 V 以下であり所望の値は得られていなかった。今回、高品質な自立 GaN 基板上に成長させた p-GaN 層を用いて MISFET を試作し、しきい値電圧の向上を行ったのでその結果を報告する。

【実 験】 Fig.1 に作製した GaN-MISFET の断面構造を示す。MOVPE 法により p-GaN(Mg= $1 \times 10^{18} \text{ cm}^{-3}$, 1 μm)/undoped-GaN(3 μm)/n-GaN 基板(400 μm)の層構造を成長させた。p-GaN 層に Si イオンを 50 keV, $1 \times 10^{15} \text{ cm}^{-2}$ で注入し、スパッタリング法により SiNx 膜を 50 nm 堆積させた後、活性化熱処理を 1200°C 3 分間で行ってソース・ドレイン領域を形成した。素子分離として窒素イオンを 80 keV, $1 \times 10^{15} \text{ cm}^{-2}$ で注入した。ソース、ドレイン、ゲート電極は Ti(50 nm)/Al(300 nm)で形成し、合金化熱処理を 550°C 1 分間で行った。

【結 果】 Fig.2 にゲート長 8 μm 、ゲート幅 100 μm のデバイスにおけるドレイン電流・相互コンダクタンス-ゲート電圧特性を示す。ドレイン電流 I_d はゲート電圧 30 V の時に約 5 mA/mm の値が得られた。また、 $V_d = 10 \text{ V}$ の時、相互コンダクタンス g_m の直線部分の外挿から得られたしきい値電圧は 9 V の電圧値を確認できた。理論値では約 11 V であることからほぼ理想の値に近い値となった。今後、MIS 界面の品質改善などにより、 I_d や g_m の向上ができるものと考えられる。この結果として、GaN の物性を十分に生かした高電圧でスイッチングするトランジスタの実現が期待できる。

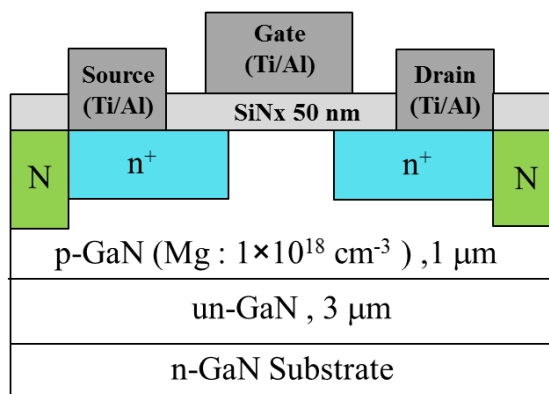


Fig.1. Schematic structure of the GaN MISFET.

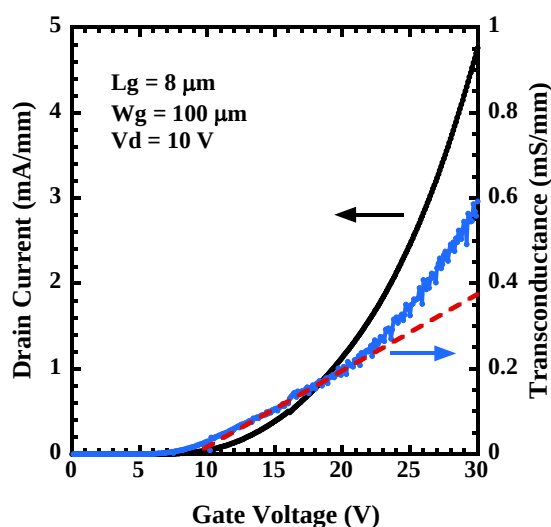


Fig.2. I_d , G_m vs. V_g characteristics of the GaN MISFET.

1) 葛西他 2014 年 応用物理学会秋季学術講演会 19p-PB2-10