ナノスケールデバイスのための電子輸送とフォノン輸送のセルフ コンシステント・モンテカルロ・シミュレーション

(Quasi-) Self-Consistent Monte Carlo Simulations of Electron and

Phonon Transport in Nanometer-scaled Devices

伊藤 直人、⁰粟野 祐二 (慶大理工)

Naoto Ito, °Yuji Awano (Keio Univ.) E-mail: awano@elec.keio.ac.jp

<u>1. はじめに</u>

半導体における Band Engineering は、微細加工やへ テロ接合結晶成長、自己組織化結晶成長などの技術 によって電子状態を自在に制御することで産業を支 える革新的電子デバイス・光デバイスを生み出した。 そして今、多方面からの Thermal management へのニ -ズを受け、格子振動すなわちフォノンを我々の手 で制御する Phonon Engineering への関心が高まりつ つある。ナノスケール熱制御は、新しい熱伝導・断 熱、蓄熱、熱変換など多方面に渡る応用が期待され ている。その一方でフォノンの輸送や制御に関する 研究はまだ緒に就いたばかりであり、基礎となる材 料科学やフォノン輸送理論から、シミュレーション 計測、デバイス開発まで、分野横断的な取り組みが 必要である [1]。ここでは私の専門でもある、基礎物 性をデバイスにつなげるデバイスシミュレーション における Phonon Engineering の取り組みについて紹 介したい。

<u>2. Monte Carlo</u> 法によるデバイス内での電子・フォ ノン輸送 Self-consistent 解析

電子輸送のための Monte Carlo Simulation は、化合物半導体の Gunn 効果の研究に端を発し[2]、1980 年代、チャネル長が電子の平均自由工程程度かそれ以下の微細 GaAs FET や HEMT に用いられ、高電界での非定常輸送や ballistic 高速電子輸送の研究に役立った[3]。現在ではナノサイズの Si MOS に同じ意味で適用されている。一方、デバイスの局所加熱など S にはフォノン輸送解析が必要であり、パワーFET の高周波化に伴い、その重要性は増々高まっているが、電子とフォノンの両方を Monte Carlo 解析するには、双方の緩和時間に数桁隔たりがあり不可能だった。 一方、我々は新しいアルゴリズムを開発することによって Self-consistent に近い形でこれらを解析することにといかりた[4,5]。

図1はプログラムの機能について示す。電子-フ オノン散乱によってフォノンの生成・消滅が起きる が、フォノン自身もまた分散関係によって速度が得 られる、その群速度で熱伝導や局所加熱が生じる。 その結果、温度分布が変化し、電子-フォノン散乱確 率が変化する(図1(a))。これら一連のフィードバック を行うことで Self-consistency が高められる。しかし これは現実的には計算時間の点で実現が難しい。そ こで我々は、図1(b)に示すように、電子輸送を緩和 時間程度(t₁時間)解析し、t₁間のフォノン数変化の空 間分布を求める。そしてそれをレプリカとして使用 し、t₂間のフォノン輸送を Monte Carlo Simulation す る。t₂毎に局所温度分布を求め、その温度をもとに電 子-フォノン散乱確率を更新し、電子輸送を再び Monte Carlo 解析しレプリカを更新する。これをフォ ノン輸送が定常的になるまで続ける。この方法を仮 に two-time-constant 法と呼ぶと、この方法で劇的に計 算時間が短縮され、擬似的な Self-consistent な電子-フォノン輸送解析を行うことができる。ただしフォ ノン-フォノン散乱の定量性やヘテロ界面での散乱 の取り扱いなどは今後の課題と言える。





図 2 は、解析した GaN HEMT の I-V 特性、チャネ ル内の電子のエネルギー分布、局所温度分布の一例 を示す。エネルギー分布は $V_{ds}=6V$ 、局所温度分布は $V_{gs}=1V, V_{ds}=20V$ の場合を示す。図(b)には電界分布と 熱(フォノン)発生率分布も示す。最大電界の位置 とフォノン発生率のピーク位置とでは約150 nmのず れが見られ、130℃程度の局所温度上昇が見られた。 現在各種デバイスでの定量性評価を進めている。





【参考文献】

- [1] 例えば、応用物理学会 2015 春季学術講演会 特別シンポ ジウム『フォノンエンジニアリング』予稿集
- [2] W. Fawcett, et al.: J. Phy. Chem. Solids, 31, p. 1963-90, 1970
- [3] 例えば、Y. Awano, et al.: IEEE Trans. ED-36, 10, p. 2260-68, 1989. また C. Jacoboni, et al.: The Monte Carlo Method of Semiconductor Device Simulation (Springer) 1989 には我々の研究が多く紹介されている。
- [4] S. Oki, T. Misawa and Y. Awano: IEEE Int. Workshop on Computational Electronics (IWCE), p. 62-3, 2013
- [5] T. Misawa, S. Oki and Y. Awano: IEEE SISPAD 2013, p. 308-311, 2013